

Kapitel 5

Analog/Digital-Umsetzer und Frequenzmessung

Teil I: Analog/Digital-Umsetzer

5.1 Allgemeines zu A/D-Umsetzern

Ein Analog-Digital Umsetzer (*Analog-to-Digital-Converter*, ADC) ermittelt das Verhältnis einer analogen Eingangsgröße zu einer bekannten Referenzgröße und gibt dieses als Digitalwert an. In der Regel werden Spannungen konvertiert. Der unendlich großen Anzahl von möglichen Eingangsamplituden wird dabei einer endlichen Anzahl von digitalen Ausgangszuständen zugewiesen. Somit findet bei der Konvertierung der analogen Eingangsgröße ein irreversibler Informationsverlust statt.

5.1.1 Umsetzvorgang

Der maximal zulässige Bereich der Eingangsgröße FSR (*Full Scale Range*, ist in n gleich große Intervalle unterteilt. Die Umsetzung erfolgt prinzipiell in zwei Schritten:

Quantisierung

Im ersten Schritt, der Quantisierung, wird festgestellt, welchem Intervall die Eingangsgröße zugeordnet ist. Dadurch entsteht ein irreversibler Informationsverlust, nämlich der Quantisierungsfehler, Abbildung 5.1), da zur Darstellung der analogen Eingangsgröße (unendlich viele mögliche Werte) nur endlich viele Quantisierungsintervalle zur Verfügung stehen. Diese Abweichung im Bereich von $\pm \frac{1}{2}U_{\text{LSB}}$, die als Quantisierungsfehler bezeichnet wird, tritt bei einer nachfolgenden Digital-Analog-Umsetzung als Quantisierungsrauschen in Erscheinung.

Codierung

Im zweiten Schritt erfolgt die Codierung des ermittelten Quantisierungsintervalls durch Zuordnung eines Codes. Bei digitaler Weiterverarbeitung ist die Verwendung eines dual gewichteten Codes sinnvoll, hingegen bei direkter Anzeige ist zur besseren Lesbarkeit ein dekadisch gewichteter Code vorzuziehen.

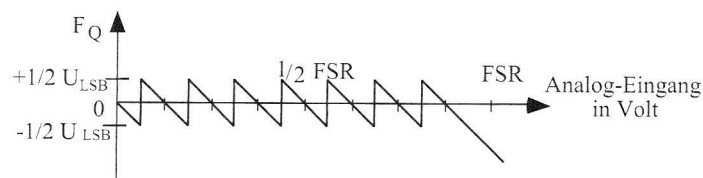


Abbildung 5.1: Theoretischer Verlauf des Quantisierungsfehlers $F_Q = U_{digital} - U_{analog}$ für einen idealen 3 Bit A/D-Umsetzer

5.1.2 Kennlinie des idealen Umsetzers

Der Zusammenhang zwischen analoger Eingangsgröße und digitaler Ausgangsgröße kann graphisch in Form einer Treppenfunktion dargestellt werden, die als ideale Umsetzerkennlinie bezeichnet wird. In Abbildung 5.2 ist diese Kennlinie für einen unipolaren 3 Bit A/D-Umsetzer dargestellt.

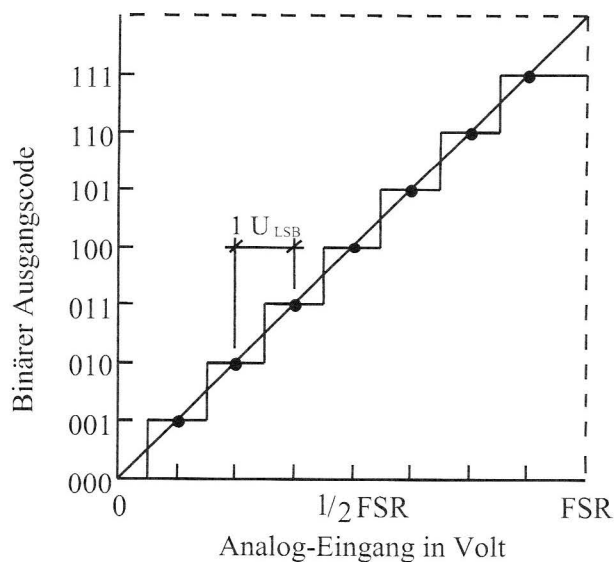


Abbildung 5.2: Ideale Umsetzerkennlinie eines unipolaren 3 Bit A/D-Umsetzers

Wird ein Analog/Digital-Umsetzer für positive und negative analoge Eingangswerte ausgelegt (bipolarer Betrieb), erhält man eine um $FSR/2$ verschobene Kennlinie (vergleiche Abbildung 5.3).

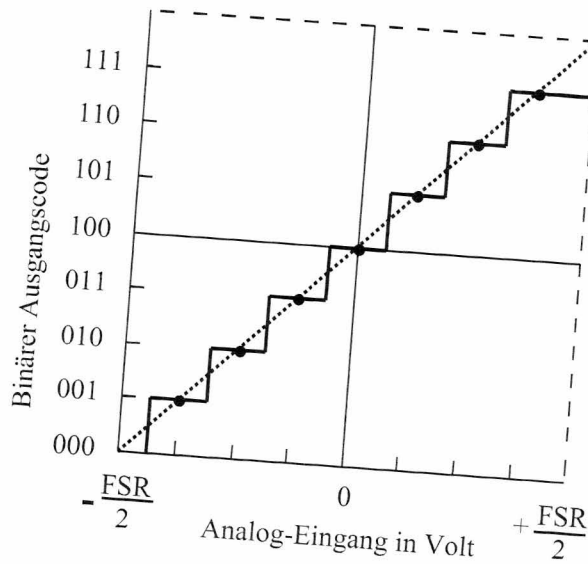


Abbildung 5.3: Ideale Umsetzerkennlinie eines bipolaren 3 Bit A/D-Umsetzers

5.1.3 Kenndaten des idealen A/D-Umsetzers

Auflösung

Die Auflösung (*Resolution*) gibt an mit wie vielen Werten n der Eingangsspannungsbereich (*Full Scale Range*, kurz FSR) dargestellt wird. Die Auflösung errechnet sich unter der Voraussetzung einer binären Codierung mit Formel 5.1.

$$N = \log_2(n) \quad (5.1)$$

$$n = 2^N \quad (5.2)$$

N ist dabei die Anzahl der Bit und n ist die Anzahl der Quantisierungswerte. Dabei wird der FSR in n bzw. 2^N Quantisierungsintervalle unterteilt.

Inkrement oder Quantisierungsstufe

Die analoge Größe des Inkrements (U_{LSB}) gibt die Breite eines Quantisierungsintervalls in Volt an. Man berechnet es aus dem Eingangsspannungsbereich FSR geteilt durch die Anzahl der Intervalle (5.3). Das U_{LSB} stellt somit das analoge Äquivalent zum digitalen LSB (*Least Significant Bit*) dar.

$$U_{\text{LSB}} = \frac{\text{FSR}}{n} \quad (5.3)$$

5.2 Codierung und Zahlendarstellung

5.2.1 Zahlensysteme unterschiedlicher Basis (Stellenwertsystem)

Mit Hilfe von Zahlensystemen können Zahlen mehrstellige Codes zugewiesen werden, deren einzelne Ziffern je nach Basis b des Zahlensystems eine unterschiedliche Anzahl verschiedener Werte annehmen können. Im technischen Bereich sind neben dem Dezimalsystem das Binärsystem auf Basis der Zahl 2, das Oktalsystem auf Basis der Zahl 8 und das Hexadezimalsystem auf Basis der Zahl 16 gebräuchlich.

Durch einen n -stelligen Code (Ziffern $z_i; i = 0 \dots n - 1$) kann jede beliebige natürliche Zahl z dargestellt werden, die im Bereich $0 \leq z < b^n$ liegt. Dabei ist n die Anzahl der Stellen des Codes, b die Basis des Zahlensystems (Anzahl der unterschiedlichen Symbole) und i die von rechts gezählte Stelle der Ziffer. Jede Ziffer hat einen bestimmten Wert (z_i); weiters erhält jede Ziffer einen Stellenwert (b^i). Die Zahl ergibt sich nun aus der Summe der Produkte von Ziffernwert und Stellenwert der einzelnen Ziffern:

$$z = \sum_{i=0}^{n-1} z_i b^i \quad (5.4)$$

Beispiele

Der Wert der 3-stelligen hexadezimalen Zahl 1B7 kann im dezimalen System wie folgt ermittelt werden:

$$z_{\text{dez}} = \sum_{i=0}^2 z_i 16^i = 1 \times 16^2 + B \times 16^1 + 7 \times 16^0 = 1 \times 256 + 11 \times 16 + 7 = \underline{439}$$

Die dezimale Darstellung der 6-stelligen binären Zahl 110101 ist

$$z_{\text{dez}} = \sum_{i=0}^5 z_i 2^i = 1 \times 2^5 + 1 \times 2^4 + 0 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 = \underline{53}$$

5.2.2 Darstellung negativer Zahlen

Zur Darstellung negativer Zahlen gibt es verschiedene Möglichkeiten, auf die in diesem Abschnitt näher eingegangen werden soll. Wir beschränken uns dabei auf das binäre Zahlensystem.

Vorzeichen/Absolutwert Darstellung

Üblicherweise wird das höchstwertige Bit MSB (*Most Significant Bit*) als Vorzeichen verwendet. Interpretiert man ein gesetztes MSB als negatives Vorzeichen und die restlichen Stellen als den Betrag der Zahl kommt man zur Vorzeichen/Absolutwert Darstellung, oft auch als "Binärzahl mit Vorzeichenbit" bezeichnet. Diese einfache Darstellung hat einige Nachteile:

- Es gibt keinen eindeutigen Code für die Zahl 0 (vergleiche Tabelle 5.1).
- Der Wertebereich ist nicht optimal ausgenutzt.
- Rechenoperationen gestalten sich schwierig.

Offset-Dual Darstellung (Binary Offset)

Eine einfache Alternative ist die Offset-Dual Darstellung, bei der der Nullpunkt um den halben Wertebereich gegenüber der vorzeichenfreien Darstellung verschoben wird. Dadurch können einige Probleme der Vorzeichen/Absolutwert-Darstellung behoben werden. Allerdings erweisen sich auch in dieser Darstellung Rechenoperationen als eher schwierig.

Zweierkomplement Darstellung (Two's Complement)

Vorteilhafter für Rechenoperationen ist die Zweierkomplement-Darstellung. Diese kann entweder aus der Dual-Offset Darstellung durch Inversion des Vorzeichenbits oder nach folgender Methode ermittelt werden:

1. Zahlen werden vorzeichenlos binär codiert und erhalten das Vorzeichenbit 0.
2. Negative Zahlen werden bitweise invertiert (das heißt: aus jeder 0 wird eine 1 und umgekehrt).
3. Für negative Zahlen wird nach der Inversion 1 addiert.

Anmerkung: Das höchstwertige Bit MSB für negative Zahlen ist somit 1, für positive Zahlen 0. Die Berechnung der Zahl aus der entsprechenden Zweierkomplement-Darstellung erreicht man durch die Umkehrung der Punkte 1 bis 3. Beispielsweise erhält man für die binäre Zahl 10010100 folgendes Ergebnis:

- MSB=1 \Rightarrow negative Zahl \Rightarrow 1 subtrahieren \Rightarrow 10010011
- negative Zahl \Rightarrow Bits invertieren \Rightarrow 01101100
- Dezimalzahl berechnen: $z = \sum_{i=0}^7 z_i 2^i = 108$
- Ergebnis mit Vorzeichen $(10010100)_{2erKompl.} = (-108)_{dez}$

dezimal	Vorzeichenbit	Offset-Dual	Zweierkomplement
7	0111	1111	0111
6	0110	1110	0110
5	0101	1101	0101
4	0100	1100	0100
3	0011	1011	0011
2	0010	1010	0010
1	0001	1001	0001
0	0000/1000	1000	0000
-1	1001	0111	1111
-2	1010	0110	1110
-3	1011	0101	1101
-4	1100	0100	1100
-5	1101	0011	1011
-6	1110	0010	1010
-7	1111	0001	1001
-8	—	0000	1000

Tabelle 5.1: Darstellungsarten für vorzeichenbehaftete 4 bit-Binärzahlen.

5.3 Abweichungen vom idealen Umsetzerverhalten

Neben dem unvermeidlichen Quantisierungsfehler, der somit auch einem "idealen Umsetzer" anhaftet, weisen reale A/D-Umsetzer auch eine Reihe weiterer Abweichungen auf. Man unterscheidet zwischen statischen und dynamischen Abweichungen bzw. Kennwerten. Statische Abweichungen beschreiben Umsetzungsfehler, die bei konstanter Eingangsspannung auftreten. Wird eine zeitlich veränderliche Analoggröße (z.B. ein Sinussignal) umgesetzt, dann treten zusätzlich zu den statischen Abweichungen noch dynamische Abweichungen auf.

5.3.1 Verstärkungsfehler/Skalierungsfehler (Gain Error)

Beim unipolaren A/D-Umsetzer ist der Verstärkungsfehler als Differenz zwischen der realen und der idealen Eingangsspannung definiert, die den letzten Wechsel des Ausgangscodes verursacht. Ideal: $3/2 U_{LSB}$ unter dem Bereichsendwert FSR. Vergleiche Abbildung 5.4. Die Angabe erfolgt in Prozent vom Bereichsendwert (% FSR) oder in Teilen von U_{LSB} .

Angaben für bipolare Umsetzer

Bei einem bipolaren Umsetzer werden der positive und der negative Bereichsendwertfehler (*Positive/Negative Fullscale Error*) angegeben. Ersterer wird wie der Verstärkungsfehler beim unipolaren Betrieb bestimmt. Der negative Bereichsendwertfehler wird aus der Differenz zwischen der realen und der idealen Eingangsspannung ($1/2 U_{LSB}$ über dem negativen Bereichsendwert) ermittelt, die den ersten Wechsel des Ausgangscodes verursacht. Siehe dazu Abbildung 5.5.

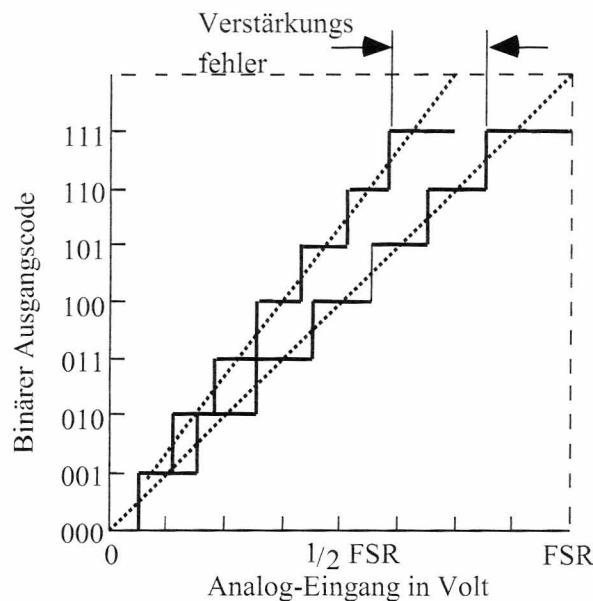


Abbildung 5.4: Kennlinie eines unipolaren 3 Bit A/D-Umsetzers mit Verstärkungsfehler im Vergleich zur Kennlinie des idealen Umsetzers

Verstärkungsfehler und Bereichsendwertfehler können durch eine geeignete externe Beschaltung des A/D-Umsetzers abgeglichen werden.

5.3.2 Nullpunktfehler (Offset Error)

Als Nullpunktfehler bezeichnet man beim unipolaren Umsetzer die Abweichung der Eingangsspannung, die den ersten Wechsel des Ausgangscodes verursacht, von dem theoretischen Idealwert $1/2 U_{\text{LSB}}$. Der Nullpunktfehler bewirkt eine Parallelverschiebung der Umsetzerkennlinie wie sie in Abbildung 5.6 dargestellt ist. Nach einer anderen Definition ist der Nullpunktfehler gleich jener zusätzlichen Spannung, die am Eingang des Umsetzers angelegt werden muss, damit der erste Wechsel des Ausgangscodes bei $1/2 U_{\text{LSB}}$ erfolgt.

Nullpunktfehler beim bipolaren Umsetzer (Bipolar Zero Error)

Bei bipolarem Betrieb entspricht der Nullpunktfehler der Differenz von realer und idealer Spannung ($-1/2 U_{\text{LSB}}$), die angelegt werden muss, um den Wechsel von $01 \dots 11$ auf $10 \dots 00$ zu bewirken, siehe Abbildung 5.7. Der Nullpunktfehler setzt sich hier aus dem Nullpunktfehler bei unipolarem Betrieb und einem vom Verstärkungsfehler abhängigen Teil zusammen.

Die Angabe der Nullpunktfehler sowohl für unipolaren wie auch für bipolaren Betrieb erfolgt relativ in % des FSR oder absolut in Volt. Alle Nullpunktfehler sind abgleichbar.

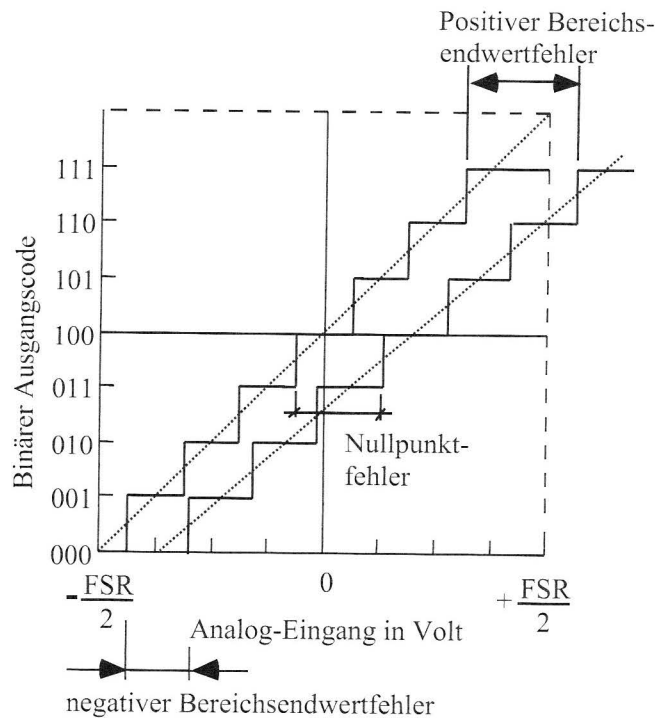


Abbildung 5.5: Kennlinie eines bipolaren 3 Bit A/D-Umsetzers; auftretende Bereichsendwertfehler in Bezug auf die Kennlinie des idealen Umsetzers

5.3.3 Linearitätsfehler (Linearity Error)

Linearitätsfehler beschreiben einerseits die Abweichung der Stufenmittelpunkte der realen Kennlinie von einer Geraden (integrale Nichtlinearität) und andererseits Abweichungen der auftretenden Stufenbreite von der idealen Stufenbreite (differentielle Nichtlinearität).

Integrale Nichtlinearität (Integral Nonlinearity)

Als integrale Nichtlinearität (INL) bezeichnet man die maximale Abweichung der Mittelpunkte der Spannungsintervalle der realen Umsetzerkennlinie von ihren Idealwerten (Abbildung 5.8). Die Angabe der Fehler erfolgt in Teilen von U_{LSB} bzw. in % des FSR. Dabei wird vorausgesetzt, dass der Offsetfehler und der Verstärkungsfehler abgeglichen oder mathematisch korrigiert sind, d.h. Anfangs- und Endpunkte der realen und der idealen Kennlinie stimmen überein (*end point definition*). In der Praxis werden auch davon abweichende Definitionen wie *best straight line* (Abgleich zur Minimierung der Summe der Abweichungen von der idealen Kennlinie), *low side transition* (Abgleich auf untere Intervallübergänge anstatt auf Intervallmittelwerte) und *center of code* (Abgleich im Mittelpunkt des Umsetzbereichs) verwendet. Diese liefern bei gleichen Ausgangsbedingungen im allgemeinen geringere Werte für die integrale Nichtlinearität (INL) als die Endpunkt-Definition. Der integrale Linearitätsfehler kann nicht abgeglichen werden.

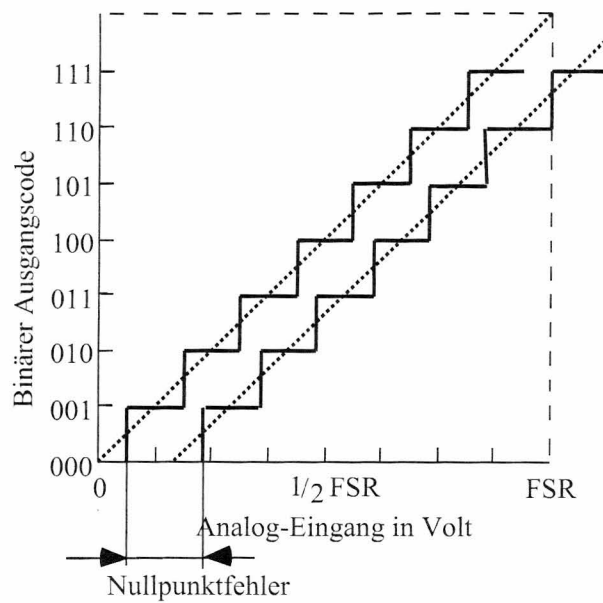


Abbildung 5.6: Kennlinie eines unipolaren 3 Bit A/D-Umsetzers mit Nullpunktfehler im Vergleich zur Kennlinie des idealen Umsetzers

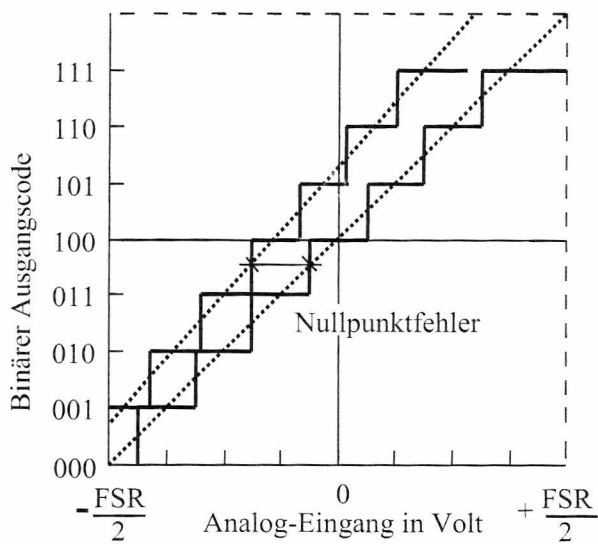


Abbildung 5.7: Kennlinie eines bipolaren 3 Bit A/D-Umsetzers mit Nullpunktfehler im Vergleich zur Kennlinie des idealen Umsetzers

Mit dem in Datenblättern angegebenen *Linearity Error* ist meist die integrale Nichtlinearität gemeint.

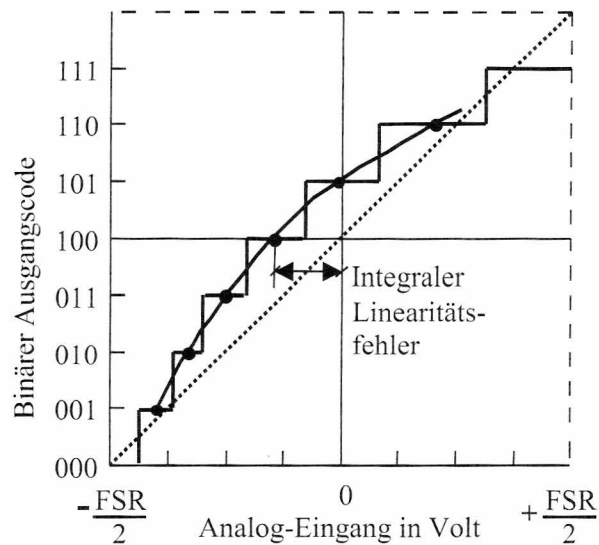


Abbildung 5.8: Beispiel für die integrale Nichtlinearität eines bipolaren 3 Bit A/D-Umsetzers

Differentielle Nichtlinearität (Differential Nonlinearity)

Die differentielle Nichtlinearität ist die maximale Differenz zwischen der realen und der idealen Breite (U_{LSB}) der Spannungsintervalle der Umsetzerkennlinie (Abbildung 5.9). Die Abweichung wird in Teilen von U_{LSB} angegeben und ist grundsätzlich nicht abgleichbar.

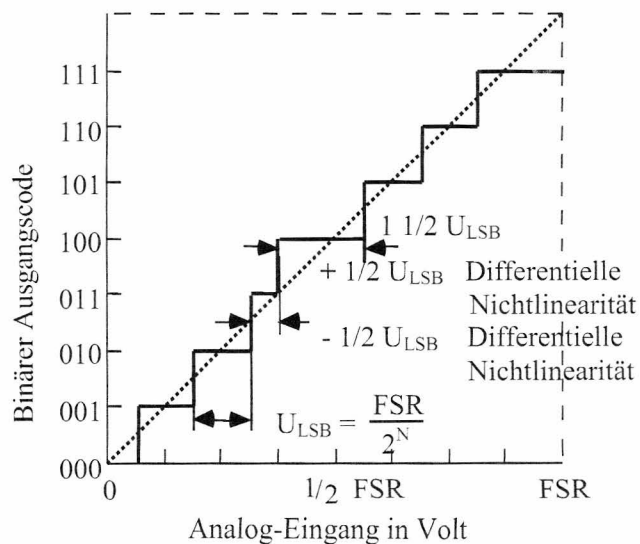


Abbildung 5.9: Beispiel für die differentielle Nichtlinearität eines unipolaren 3 Bit A/D-Umsetzers

5.3.4 Fehlender Code (Missing Code)

Ist einem oder mehreren digitalen Ausgangswerten durch die reale Umsetzerkennlinie kein Spannungsintervall zugeordnet, spricht man von missing codes. Damit kein möglicher Code übersprungen wird, ist eine differentielle Nichtlinearität von weniger als $\pm U_{LSB}$ notwendig.

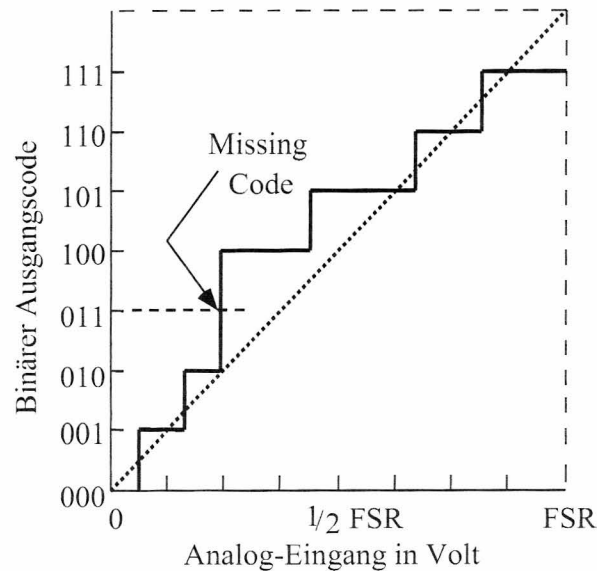


Abbildung 5.10: Kennlinie eines unipolaren 3 Bit A/D-Umsetzers mit einem fehlenden Code

5.3.5 Monotoniefehler (Monotony Error)

Monotonie ist gegeben, wenn mit stetig steigender Eingangsgröße die Wertigkeit des Ausgangs-codes ebenfalls steigt. Sinkt die Wertigkeit des Ausgangs-codes jedoch an einer beliebigen Stelle der Kennlinie bei steigender Eingangsspannung (z.B. Sprung von Code 011 auf Code 010 in Abbildung 5.11), dann spricht man von einem Monotoniefehler.

5.3.6 Dynamische Fehler

Die bisher besprochenen Abweichungen treten bei konstanten Eingangsspannungen auf. Ändert sich die Eingangsspannung während der Umsetzdauer T_c um mehr als $U_{LSB}/2$, ist das Ergebnis der Umsetzung falsch. Geht man von einer sinusförmigen Eingangsspannung mit der Frequenz f und einer Amplitude von \hat{U} aus, so tritt im Nulldurchgang die größte Steigung auf:

$$\left. \frac{du}{dt} \right|_{\max} = 2\pi f \hat{U} \cos(2\pi ft) \Big|_{\max} = 2\pi f \hat{U} \quad (5.5)$$

Die maximale Spannungsänderung ΔU während der Umsetzdauer T_c beträgt somit:

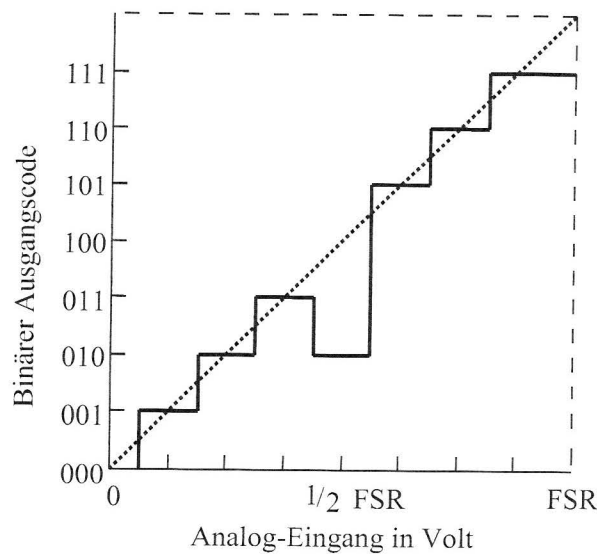


Abbildung 5.11: Kennlinie eines unipolaren 3 bit A/D–Umsetzers mit auftretendem Monotoniefehler.

$$\Delta U = \left. \frac{du}{dt} \right|_{\max} \cdot T_c = 2\pi f \hat{U} T_c \quad (5.6)$$

Damit diese kleiner als $U_{LSB}/2 = \text{FSR}/2^{N+1}$ bleibt, darf die Frequenz nicht größer als

$$f_{\max} = \frac{\text{FSR}}{\hat{U}} \cdot \frac{1}{2^{N+2} \pi T_c} \quad (5.7)$$

werden. Wird durch das Eingangssignal der Umsetzungsbereich des AD–Umsetzers vollständig ausgenutzt ($\hat{u} = \text{FSR}/2$), erhält man für die maximale umsetzbare Frequenz:

$$f_{\max} = \frac{1}{2^{N+1} \pi T_c} \quad (5.8)$$

Bei einer Auflösung von 8 Bit und einer Umsetzdauer von $10 \mu s$ darf gemäß Beziehung 5.8 die Frequenz des Eingangssignals 62 Hz nicht überschreiten. Erst durch die Verwendung eines Abtast-Halteglieders (Sample-and-Hold)[8] wird die korrekte Umsetzung von Signalen höherer Frequenz möglich. Das Shannon’schen Abtasttheorem besagt, dass die Umsetzdauer des A/D–Umsetzers und die Einstellzeit des Abtast-Halteglieders zusammen kleiner als der Kehrwert der doppelten höchsten vorkommenden Signalfrequenz sein soll. Wenn diese Bedingung erfüllt ist, lässt sich aus den gewandelten Daten das Eingangssignal wieder vollständig rekonstruieren. Dieses Thema wird noch genauer im Kapitel ”Rechnergestützte Erfassung und Analyse von Messdaten” behandelt.

5.4 Arten von Umsetzern

Bei den im folgenden besprochenen A/D-Umsetzern handelt es sich um Umsetzer für elektrische Spannungen. Man unterscheidet dabei zwischen *direkten* und *indirekten* Umsetzern. Direkte Umsetzer vergleichen die analoge Eingangsspannung je nach Verfahren mit einer oder mehreren bekannten Referenzspannungen und ermitteln so eine der Eingangsspannung proportionale Zahl (digitaler Code). Die wichtigsten Vertreter sind das Parallelverfahren das Wägeverfahren und das Tracking Verfahren. Indirekte Umsetzer verwenden zur A/D-Umsetzung eine Zwischengröße, z.B. die Zeit zum Laden eines Kondensators. Die wichtigsten indirekten Umsetzer sind Einrampenumsetzer, Zweirampenumsetzer, Vierrampenumsetzer, integrierende U/f-Umsetzer und der Sigma-Delta-Umsetzer.

5.4.1 Paralleler A/D-Umsetzer (Flash Converter)

Er stellt die schnellste und aufwendigste Methode der Analog-Digital Umsetzung dar. Mit $(n - 1)$ Komparatoren und ebenso vielen Referenzspannungen (realisiert durch eine Spannungsteilerkette und eine Referenzspannungsquelle) kann unterschieden werden, in welchem der $n - 1$ Spannungsbereiche die Eingangsspannung liegt. Pro Taktzyklus werden alle $N = \log_2 n$ bit gleichzeitig ermittelt. Abbildung 5.12 zeigt die Realisierung eines 3 Bit Umsetzers nach diesem Prinzip. Jene Komparatoren, deren Referenzspannung kleiner als die Eingangsspannung ist, liefern an ihrem Ausgang 1 (logisch "high"). Tabelle 5.2 gibt die Logikpegel an den Komparatorausgängen in Abhängigkeit der Eingangsspannung an.

Der Einsatzbereich von Flash ADCs ist überall dort gegeben wo sehr hohe Sample-Raten erforderlich sind, die von den anderen Verfahren nicht realisiert werden können. Außerdem ermöglichen die Flash-ADCs sehr geringe Latenzzeiten, da der Wert sofort ausgegeben werden kann. Derzeit liefert der schnellste Flash ADC 4 GS/s (giga-samples per second) bei ein Auflösung von 8 Bit. Flash ADCs werden in digitalen Oszilloskopen, Radarsystemen und Bildverarbeitungssystemen, Spektrometer und Detektoren eingesetzt. Bei digitalen Oszilloskopen mit bis zu 20 GS/s werden mehrere Flash ADCs parallel betrieben. Dazu wird das Eingangssignal sequenziell und zeitlich versetzt zugeführt (time-interleaved converters).

Mit Hilfe einer Logikschaltung werden die Komparatorsignale in eine dual kodierte Zahl umgewandelt. Um unzulässige Änderungen der Komparatorzustände infolge von Eingangsspannungsänderungen oder unterschiedlichen Schaltzeiten der einzelnen Komparatoren von der Logikschaltung fernzuhalten, erfolgt eine Zwischenspeicherung mit flankengetriggerten Flip-Flops. Durch dieses digitale Abtast-Halteglied kann man auf ein herkömmliches, analoges Abtast-Halteglied mit seinen unvermeidlichen Abweichungen verzichten, was ein weiterer Vorteil dieses Verfahrens ist. Durch geeignete Wahl der Widerstandswerte kann eine nichtlineare Umsetzerkennlinie relativ einfach realisiert werden. Die drei wesentlichsten Nachteile dieses Verfahrens sind sein Platzbedarf, die geringe Eingangsimpedanz und sein hoher Leistungsverbrauch. Ein N bit Flash Converter benötigt $2^N - 1$ Komparatoren, deren Offsetspannungen kleiner als $1/2 U_{\text{LSB}}$ sein müssen, da sonst Missing Codes auftreten können. Diese benötigen selbst bei modernen Integrationsmethoden sehr viel Platz. Die geringe Eingangsimpedanz infolge der unvermeid-

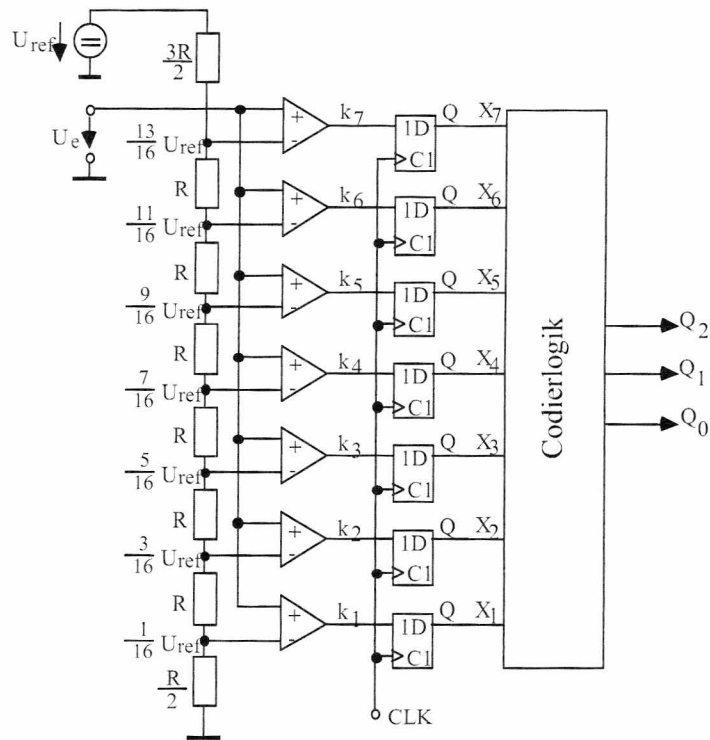


Abbildung 5.12: Blockschaltbild eines 3 BitFlash Konverters

lichen Parallelschaltung aller Komparatoreingänge erfordert Bufferverstärker, die zusätzliche Abweichungen verursachen. Schnelle Bauteile benötigen relativ viel Strom (Umladen parasitärer Kapazitäten), weshalb hochauflösende Flash Converter einen hohen Leistungsverbrauch aufweisen (vergleiche Tabelle 5.3).

Eingangsspannung	Komparatorzustände	Dualcode
$0 \leq U_e < 1/16 U_{ref}$	0000000	000
$1/16 U_{ref} \leq U_e < 3/16 U_{ref}$	0000001	001
$3/16 U_{ref} \leq U_e < 5/16 U_{ref}$	0000011	010
$5/16 U_{ref} \leq U_e < 7/16 U_{ref}$	0000111	011
$7/16 U_{ref} \leq U_e < 9/16 U_{ref}$	0001111	100
$9/16 U_{ref} \leq U_e < 11/16 U_{ref}$	0011111	101
$11/16 U_{ref} \leq U_e < 13/16 U_{ref}$	0111111	110
$13/16 U_{ref} \leq U_e$	1111111	111

Tabelle 5.2: Komparatorzustände und Ausgangscode eines 3 bit – Flashconverters in Abhängigkeit von der Eingangsspannung.

Auflösung	Abtastfrequenz	Verlustleistung
1 Bit	128 GHz	2000 mW
6 Bit	4 GHz	990 mW
8 Bit	2 GHz	640 mW
8 Bit	40 MHz	275 mW

Tabelle 5.3: Übliche Kennwerte von parallelen A/D-Umsetzern

5.4.2 SAR Umsetzer (Successive Approximation Register)

Bei diesem Verfahren, auch Wägeverfahren genannt, wird unter Verwendung von $N = \log_2(n)$ dual gewichteten Referenzspannungen und nur einem Komparator mit je einem Taktzyklus pro Bit die Eingangsspannung gewandelt (vergleiche Blockschaltbild, Abbildung 5.13). Während der Umsetzung darf sich die Eingangsspannung nicht ändern, was durch ein vorgeschaltetes Abtast-Halteglied (*Sample & Hold*) sichergestellt werden kann. Das Umsetzverfahren gleicht einer binären Suche der Eingangsspannung. Mit jedem Taktzyklus wird der Bereich, in dem die Eingangsspannung gesucht wird halbiert.

Umsetzer nach dem Wägeverfahren werden überall dort eingesetzt wo eine möglichst hohe Auflösung (12-24 Bit) und eine geringe integrale Nichtlinearität sowie hohe Signal-to-Noise Ratio (SNR) und geringe Verlustleistungen gefordert sind. Die maximalen Sample-Raten sind kleiner als einige MS/s. Auf Grund des mehrstufigen Umsetzvorganges ergibt sich eine größere Latenzzeit als z.B. bei einem Flash Umsetzer. Die SAR ADCs werden hauptsächlich dort eingesetzt, wo die hohe effektive Auflösung für präzise Messungen die wichtigste Eigenschaft ist wie z.B. in der Seismologie.

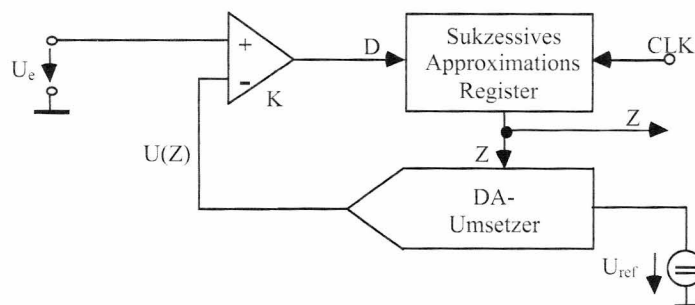


Abbildung 5.13: Blockschaltbild eines A/D-Umsetzers nach dem Wägeverfahren

Der in der Abbildung 5.14 dargestellte D/A-Umsetzer dient zur Erzeugung der dual gewichteten Vergleichsspannungen. Er basiert auf einem invers betriebenen Leiternetzwerk (im Leerlaufbetrieb), das die einzelnen Spannungen an den Schaltstellen S_0 bis S_3 gewichtet addiert. Die Schalter S_0 bis S_3 werden so wie der Code Z binär codiert ist geschaltet. Die Ausgangs-

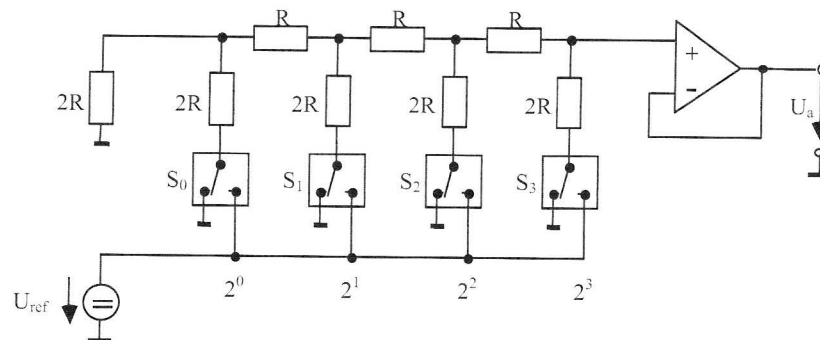


Abbildung 5.14: Blockschaltbild des beim Wägevorgang zur Erzeugung der Vergleichsspannung verwendeten D/A-Umsetzers

spannung $U_a(Z)$ beträgt allgemein

$$U_a(Z) = U_{\text{ref}} \frac{Z}{2^N} \quad (5.9)$$

und kann somit Werte zwischen 0 V und $15/16 U_{\text{ref}}$ annehmen. Die Steuerung der Umsetzung nach Abbildung 5.13 erfolgt durch das sogenannte *Sukzessive Approximations-Register* (SAR). Dieses setzt zu Beginn der Umsetzung das höchstwertige Bit (MSB) des D/A-Umsetzers auf 1, worauf dieser eine Ausgangsspannung von $U_{\text{ref}}/2$ ausgibt. Der Komparator vergleicht diese Spannung mit der Eingangsspannung und liefert ein logisches Signal mit der Information Vergleichsspannung "zu groß" oder "zu klein". Ist die Vergleichsspannung zu klein, wird das höchstwertigste Bit im Speicherregister des SAR auf 1 belassen, andernfalls wird es auf 0 gesetzt. Dieser Wägevorgang wird anschließend unter Berücksichtigung der bereits ermittelten Stellen für jedes weitere Bit wiederholt, bis auch das niederwertigste Bit (LSB) feststeht, was durch das Signal *End of Conversion* (EOC) angezeigt wird. Im Speicherregister des SAR steht damit eine der Eingangsspannung proportionale Zahl Z . Die Genauigkeit dieses Verfahrens hängt wesentlich von der des verwendeten D/A-Umsetzers und des Komparators ab.

5.4.3 Einrampenverfahren oder Sägezahnverfahren (Single-Slope)

Es ist das älteste elektrisch implementierte Umsetzungsverfahren. Dabei wird ein freilaufender Sägezahnoszillator verwendet, der eine Rampenspannung erzeugt. Dabei geht die Genauigkeit der Amplitude und der Frequenz direkt in die Genauigkeit der Umsetzung ein. Daher werden diese beiden Größen Referenzgrößen genannt. Mit Hilfe eines Fensterkomparators und eines Zählers, wird die Eingangsspannung direkt mit der Rampenspannung verglichen und die Anzahl der Taktzyklen des Quarzoszillators zwischen dem Nulldurchgang und Erreichen der Eingangsspannung gemessen. Dieses sehr einfache Verfahren zeichnet sich durch eine sehr kleine differentielle Nichtlinearität aus. Nullpunkt- und Steigungsfehler sind abgleichbar. Den wesentlichsten Nachteil dieses Verfahrens stellt die Abhängigkeit des Ergebnisses vom frequenz-

bestimmenden RC-Produkt des Sägezahngenerators dar. Die Temperaturabhängigkeit und die Langzeitdrift der Bauteilwerte verursachen Abweichungen von mehr als 0.1 %. Im Vergleich zu den vorherigen Umsetzern ist die Umsetzdauer nicht konstant, sondern direkt von der Höhe der Eingangsspannung abhängig.

5.4.4 Zweirampenverfahren (Dual-Slope)

Abbildung 5.15 zeigt das Blockschaltbild eines derartigen Umsetzers bestehend aus einem als Integrator beschalteten Operationsverstärker, einem Komparator, einem Zähler und einer Steuerschaltung.

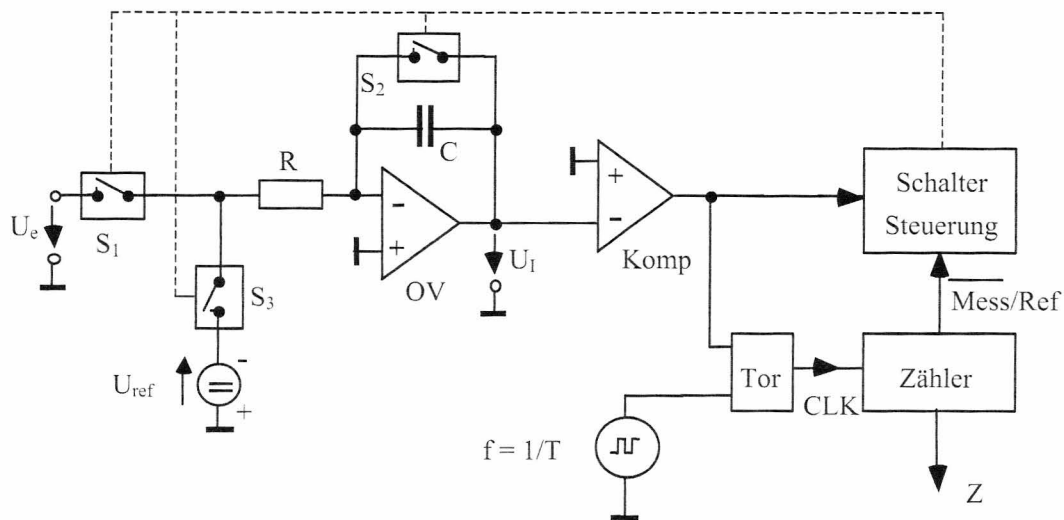


Abbildung 5.15: Blockschaltbild eines A/D-Umsetzers nach dem Zweirampenverfahren (Dual-Slope Verfahren)

Im Ruhezustand sind die Schalter S_1 und S_3 offen, der Schalter S_2 ist geschlossen und die Integratorspannung somit Null. Zu Beginn der Messung wird der Zähler zurückgesetzt und S_2 geöffnet und S_1 geschlossen. Dadurch wird die Eingangsspannung nun integriert. Dies geschieht über eine fixe Zeit, während der Zähler dabei von Null bis zu seinem maximalen Zählerstand $Z_{\max} = 2^N - 1$ zählt und damit überläuft. Wenn der Zähler übergelaufen ist beträgt die Ausgangsspannung des Integrators nach diesen $Z_{\max} + 1$ Taktzyklen mit der Dauer T :

$$u_I(t_1) = -\frac{1}{RC} \int_0^{t_1} u_e(t) dt = -\frac{\overline{u_e}}{RC} (Z_{\max} + 1) T \quad (5.10)$$

Gleichzeitig mit dem Überlauf wird am Eingang des Integrators von der Eingangsspannung auf die Referenzspannung umgeschaltet (S_1 offen, S_3 geschlossen). Das Vorzeichen der Referenzspannung ist dabei entgegengesetzt zum Vorzeichen der Eingangsspannung gewählt, wodurch

der Betrag der Integratorspannung abnimmt und schließlich Null erreicht. Der Komparator erkennt diesen Nulldurchgang und beendet den Zählvorgang mit dem Zählerstand Z . Zur Berechnung der Integrationszeit bis zum Erreichen des Nulldurchganges kann wieder Gleichung 5.10 verwendet werden, wenn für $u_e(t)$ die Referenzspannung U_{ref} eingesetzt wird. Für die Integrationszeit t_2 folgt daraus:

$$t_2 = Z T = \frac{R C}{U_{\text{ref}}} |u_I(t_1)| \quad (5.11)$$

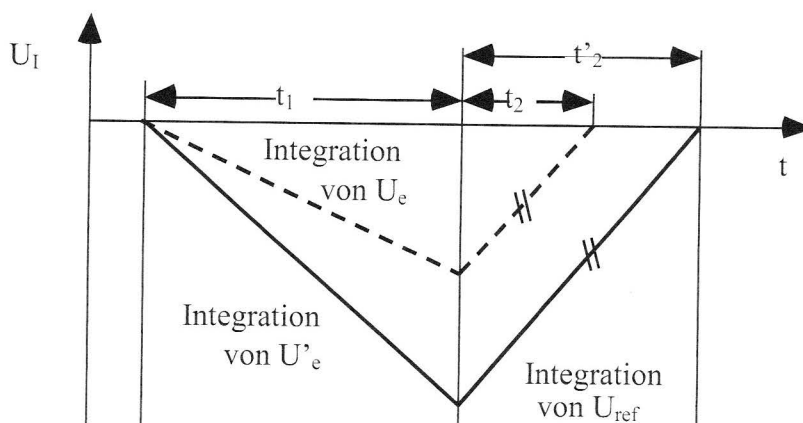


Abbildung 5.16: Zeitlicher Verlauf der Integratorspannung beim Dual Slope Verfahren

Unter der Voraussetzung, dass $0 \leq U_e < (1 - 1/2^N) U_{\text{ref}}$, folgt aus den Gleichungen 5.10 und 5.11

$$Z = \left\lfloor (Z_{\text{max}} + 1) \frac{\overline{u_e}}{U_{\text{ref}}} \right\rfloor = \left\lfloor 2^N \frac{\overline{u_e}}{U_{\text{ref}}} \right\rfloor \quad (5.12)$$

Das Symbol $\lfloor X \rfloor$ (*Gaußklammer* bzw. *floor-Operator*) in Formel 5.12 steht für das Abschneiden des Nachkommanteils der Zahl X .

Wie man anhand des Diagramms in Abbildung 5.16 sehen kann, erreicht der Zähler nur für eine Eingangsspannung gleich der Referenzspannung den Zählerstand Z_{max} . Kleinere Eingangsspannungen führen in Übereinstimmung mit Formel 5.12 zu dementsprechend geringeren Zählerständen.

Eigenschaften des Zweirampen-Umsetzers

Bei diesem Verfahren wird kein Momentanwert, sondern die über eine Integrationsperiode gemittelte Eingangsspannung umgesetzt. Es ist daher auch kein S&H-Glied notwendig. Die Integration der Eingangsspannung über eine fixe, der Messaufgabe anpassbare Zeitspanne ermöglicht die wirkungsvolle Unterdrückung von unerwünschten Wechselsignalkomponenten wie z.B. Brummeinstreuungen. Zu diesem Zweck wählt man die Integrationsdauer zu einem ganzzahligen Vielfachen der Periodendauern potentieller Störsignale. Will man gleichzeitig $16 \frac{2}{3}$ Hz,

50 Hz und 60 Hz unterdrücken, beträgt die kürzeste Integrationszeit 300 ms. Weitere mögliche Integrationszeiten sind natürlich auch alle Vielfachen von 300 ms. Diese wichtige Eigenschaft der Störunterdrückung ist allen integrierenden A/D-Umsetzern zu eigen. Durch das Laden und Entladen des Kondensators fällt bei der Berechnung des Umsetzwertes der Bauteilwert der Kapazität C des Kondensators heraus. Dadurch kann die Einwirkung des langsamen Bauteildrift des Kondensators auf das Messergebnis verhindert werden.

Bedingt durch die Funktionsweise weist der Zweirampenumsetzer eine sehr gute differentielle Nichtlinearität (keine missing codes), eine Auflösung bis 22 Bit und eine sehr gute Störsignalunterdrückung auf. Durch eine Regelschaltung ist ein automatischer Nullpunktgleich nach jedem Messzyklus möglich, wodurch Offsetfehler des Integrators und des Komparators beseitigt werden [8]. Aufgrund der langen Umsetzungszeit von z.B. 300 ms eignet sich dieser Umsetzer nur für sehr niederfrequente Signale. Ein weiterer Nachteil liegt in der unterbrochenen Integration des Eingangssignals, wenn S_1 geöffnet und S_3 geschlossen ist.

Umsetzer nach dem Dual-Slope-Verfahren sind als integrierte Schaltungen mit Auflösungen bis 22 Bit oder 4 1/2 Digit und Umsetzungszeiten im 10-500 ms Bereich erhältlich. Letztere besitzen 7-Segment-Ausgänge und werden vor allem in Digitalvoltmetern eingesetzt.

5.5 Arbeiten im Labor

5.5.1 Beschreibung des Messaufbaus

Für den ersten Teil der Übung stehen je ein Flash Converter, ein Umsetzer nach dem Prinzip der Sukzessiven Approximation sowie ein Umsetzer nach dem Dual Slope Prinzip zur Verfügung. Bei allen drei Umsetzern handelt es sich um unipolare Umsetzer mit einem Eingangsspannungsbereich von 0 bis 5 V und einer Auflösung von 4 bit. Durch das Vorschalten eines Summationsverstärkers erreicht man eine Nullpunktverschiebung um -2.5 V und erhält so bipolares Umsetzerverhalten, also eine ideale Kennlinie gemäß Abbildung 5.3.

Bei den realisierten Verfahren findet der Binary Offset Code Verwendung. Die Darstellung des Umsetzungsergebnisses erfolgt direkt an den Ausgängen durch Leuchtdioden und in weiterer Folge mit einer zweistelligen Siebensegment-Anzeige durch Ausgabe von Zahlen zwischen -8 bis $+7$.

Das Taktsignal (CLK) mit einer Frequenz von etwa 12.5 Hz ermöglicht die visuelle Abschätzung der unterschiedlichen Arbeitsgeschwindigkeiten der drei Umsetzungsverfahren. Ein um den Faktor 128 schnelleres Taktsignal ($n \cdot \text{CLK}$) ermöglicht eine einfache Darstellung spezifischer Umsetzersignale mit dem Oszilloskop. Zur Beurteilung der Störunterdrückung dient neben einem Sinusgenerator mit konstanter Signalamplitude (± 2.2 V) und variabler Frequenz (15 Hz bis 3 kHz) eine Rauschquelle mit bandbegrenztem weißem Rauschen variabler Amplitude (Effektivwert 2.5 mV bis 2.5 V). Die Einspeisung dieser Signale erfolgt über den Summeneingang des Eingangsverstärkers.

5.5.2 Anleitung zur Ermittlung der Umsetzerfehler

Eine graphische Ermittlung der Abweichungen ist prinzipiell möglich, aber sehr ungenau. Aus diesem Grund hat die Auswertung rechnerisch zu erfolgen, wobei die Tabelle 5.4 eine Hilfestellung geben soll. Die Ermittlung der Abweichungen erfolgt entsprechend dem bipolaren Betrieb der Umsetzer.

7-Segment Anzeige	Umschaltspannung				Stufenbreite			Stufenmittelpunkt		
	Real V	Ideal V	Diff. V	Korr. V	Real V	Ideal V	Diff. V	Real V	Ideal V	Diff. V
	I	II	III	IV	V	VI	VII	VIII	IX	X
-8										
-7	-2.458	-2.344	-0.114	-2.344	0.022	0.313	-0.291	-2.333	-2.188	-0.145
-6	-2.406	-2.031	-0.375	-2.322	0.122	0.313	-0.191	-2.261	-1.875	-0.386
-5	-2.254	-1.719	-0.535	-2.200	0.340	0.313	0.027	-2.030	-1.563	-0.467
-4	-1.883	-1.406	-0.477	-1.860	0.420	0.313	0.107	-1.650	-1.250	-0.400
-3	-1.433	-1.094	-0.339	-1.440	0.476	0.313	0.163	-1.202	-0.938	-0.264
-2	-0.927	-0.781	-0.146	-0.964	0.111	0.313	-0.202	-0.908	-0.625	-0.283
-1	-0.786	-0.469	-0.317	-0.853	0.440	0.313	0.127	-0.633	-0.313	-0.320
0	-0.315	-0.156	-0.159	-0.413	0.236	0.313	-0.077	-0.295	0.000	-0.295
1	-0.050	0.156	-0.206	-0.177	0.558	0.313	0.245	0.102	0.313	-0.211
2	-----	0.469	-----	-----	0	0.313	-0.313	-----	0.625	-----
3	0.569	0.781	-0.212	0.381	0.779	0.313	0.466	0.771	0.938	-0.167
4	1.378	1.094	0.284	1.160	0.294	0.313	-0.019	1.307	1.250	0.057
5	1.703	1.406	0.297	1.454	0.232	0.313	-0.081	1.570	1.563	-0.017
6	1.965	1.719	0.246	1.686	0.345	0.313	0.032	1.859	1.875	-0.016
7	2.340	2.031	0.309	2.031						

Tabelle 5.4: Beispiel für die Auswertung der aufgenommenen Kennlinie des A/D-Umsetzers

Um die Messwerte wie in Tabelle 5.4 auszuwerten, müssen während der Laborübung lediglich die ermittelten Schaltschwellen des A/D-Umsetzers in der ersten Spalte der Tabelle eingetragen werden. Die restlichen Spalten können wie folgt berechnet werden:

1. Eintragen der Differenzen der Spalten I und II in Spalte III.
2. Der erste Wert in Spalte III enthält den *negativen Bereichsendwertfehler* (im Beispiel -0.114 V), der letzte Wert den *positiven Bereichsendwertfehler* (im Beispiel 0.309 V) bei nicht abgeglichenem Nullpunktfehler. Den Nullpunktfehler (Übergang von -1 auf 0) erhält man aus dem mittleren Element von Spalte III (im Beispiel hier -0.159 V).
3. Die Werte für die Bereichsendwertfehler und den Nullpunktfehler werden durch $U_{\text{LSB}} = \frac{5V}{2^4} = 0.313 \text{ V}$ dividiert, um sie in der üblichen Weise (Teile von U_{LSB}) angeben zu können. Im Beispiel sind die erhaltenen Werte $-0.36 U_{\text{LSB}}$, $0.987 U_{\text{LSB}}$ und $-0.51 U_{\text{LSB}}$.

4. Bevor die integrale Nichtlinearität ermittelt wird, erfolgt durch gewichtete Subtraktion der Bereichsendwertfehler von den Spannungswerten in der Tabelle eine rechnerische Korrektur (Abgleich gemäß der end-point Definition). Die Berechnung der korrigierten Werte in Spalte IV ist im folgenden skizziert:

$$\begin{array}{rcl}
 -2.458 \text{ V} & - & \frac{14}{14} \cdot (-0.114 \text{ V}) & - & \frac{0}{14} \cdot 0.309 \text{ V} & \Rightarrow & -2.344 \text{ V} \\
 -2.406 \text{ V} & - & \frac{13}{14} \cdot (-0.114 \text{ V}) & - & \frac{1}{14} \cdot 0.309 \text{ V} & \Rightarrow & -2.322 \text{ V} \\
 & & & & \vdots & & \\
 +1.965 \text{ V} & - & \frac{1}{14} \cdot (-0.114 \text{ V}) & - & \frac{13}{14} \cdot 0.309 \text{ V} & \Rightarrow & +1.686 \text{ V} \\
 +2.340 \text{ V} & - & \frac{0}{14} \cdot \underbrace{(-0.114 \text{ V})}_{\substack{\text{negativer} \\ \text{Bereichsendwertfehler}}} & - & \frac{14}{14} \cdot \underbrace{0.309 \text{ V}}_{\substack{\text{positiver} \\ \text{Bereichsendwertfehler}}} & \Rightarrow & +2.031 \text{ V}
 \end{array}$$

Die korrigierten Werte für die Umschaltspannungen werden in Spalte IV eingetragen und sind Grundlage der weiteren Verarbeitung.

5. Aus der Differenz zweier aufeinanderfolgender korrigierter Umschaltspannungen (Spalte IV) errechnet man die jeweilige Stufenbreite, die in Spalte V eingetragen wird.
6. Aus dem Maximalwert der Differenz zur idealen Stufenbreite (Spalte VI) kann die differentielle Nichtlinearität direkt abgelesen werden (Spalte VII). Im Beispiel tritt der größte Absolutwert der Abweichungen der Stufenbreiten in Zeile 11 mit $0.466 \text{ V} = 1.49 U_{\text{LSB}}$ auf.
7. Addiert man zur korrigierten Umschaltspannung (Spalte IV) die halbe Stufenbreite aus Spalte V, erhält man die Spannungswerte für die realen Stufenmittelpunkte, die in Spalte VIII eingetragen werden.
8. Die Differenz der Stufenmittelpunkte zu ihren idealen Positionen ergibt sich durch Differenzbildung von idealem und realem Wert (Spalten VIII und IX) und wird in Spalte X eingetragen. Der Maximalwert der Werte in Spalte X ist die integrale Nichtlinearität. Im Beispiel ist dies $-0.467 \text{ V} = 1.49 U_{\text{LSB}}$.

5.5.3 Darstellung der Umsetzerkennlinie

Zur graphischen Darstellung der Umsetzerkennlinie sind auf der Abszisse der Spannungswert (Maßstab $1 \text{ V} \hat{=} 25 \text{ mm}$) und auf der Ordinate der digitale Ausgangswert des A/D-Umsetzers aufzutragen.

Die nach dem beschriebenen Verfahren ermittelten Abweichungen sind an den entsprechenden Stellen zu vermerken. Dabei sind folgende Punkte zu beachten:

- Der Nullpunktfehler sowie die Bereichsendwertfehler sind proportional zu den in der Zeichnung angegebenen Strecken.
- Die angegebene Strecke für den maximalen integralen Linearitätsfehler enthält zusätzlich Anteile der positiven und negativen Bereichsendwertfehler, da diese Abweichung auf die bezüglich Bereichsendwertfehlern korrigierte Umsetzerkennlinie bezogen wird.
- Die angegebene Strecke für den differentiellen Linearitätsfehler ist aufgrund der in der Zeichnung nicht durchgeführten Kennlinien-Korrektur nicht proportional zum berechneten Wert.

5.5.4 Aufgabenstellung

Flash Converter

- Bauen Sie den Flash Converters entsprechend Abbildung 5.17 auf. Der Betrieb des Flash-Converters soll zuerst handgetaktet und dann mit CLK sowie mit $n \cdot \text{CLK}$ getaktet erfolgen.
- Nehmen Sie die Umsetzerkennlinie unter Zuhilfenahme der variablen Spannungsquelle (-2.5 V bis $+2.5 \text{ V}$) auf. Bestimmen Sie die positiven und negativen Bereichsendwertfehler, die Nullpunktfehler und die differentiellen und integralen Nichtlinearitäten.
- Beobachten Sie die Auswirkungen von überlagerten Störungen. Es steht Ihnen eine Sinus-Spannungsquelle sowie eine Rauschspannungsquelle zur Verfügung.

Wägeverfahren

- Bauen Sie einen 4 Bit A/D-Umsetzers nach dem Wägeverfahren entsprechend Abbildung 5.18. Beobachten Sie den Verlauf der Umsetzung der Eingangsspannung am Oszilloskop mit Hilfe der Ausgangsspannung der D/A-Einheit. Stellen Sie dazu für verschiedene Eingangsspannungen die Ausgangsspannung des D/A-Umsetzers sowie das Taktsignal gleichzeitig auf dem Oszilloskop dar.
- Beobachtung Sie erneut die Auswirkung von überlagerten Störungen auf den Umsetzvorgang.

Dual-Slope Verfahren

- Bauen Sie den 4 Bit Dual-Slope Umsetzer entsprechend Abbildung 5.19 auf. Beobachten Sie den Umsetzvorgang mit CLK und mit $n \cdot \text{CLK}$ getaktet. Stellen Sie dazu wieder für verschiedene Eingangsspannungen die Ausgangsspannung des Integrators sowie das Taktsignal gleichzeitig mit dem Oszilloskop dar.

- Beobachten Sie erneut die Auswirkungen von überlagerten Störungen auf den Umsetzungsvorgang.

A/D-D/A Umsetzereinheit

- Bauen Sie eine A/D-D/A Umsetzereinheit bestehend aus einem Flash Converter und der beim Wägeverfahren verwendeten D/A-Umsetzer-Einheit auf. Verwenden Sie dazu als Signalquelle am Eingang einen Funktionsgenerator.
- Stellen Sie das Sinussignals vor und nach der Umsetzereinheit mit je einem Kanal des Oszilloskops gleichzeitig dar.
- Stellen Sie den Quantisierungsfehler durch Differenzbildung zwischen den beiden Kanälen des Oszilloskops dar.
- Beobachten Sie den Zusammenhang zwischen maximaler Signalfrequenz und Abtastfrequenz und die Auswirkungen auf das Ausgangssignal.

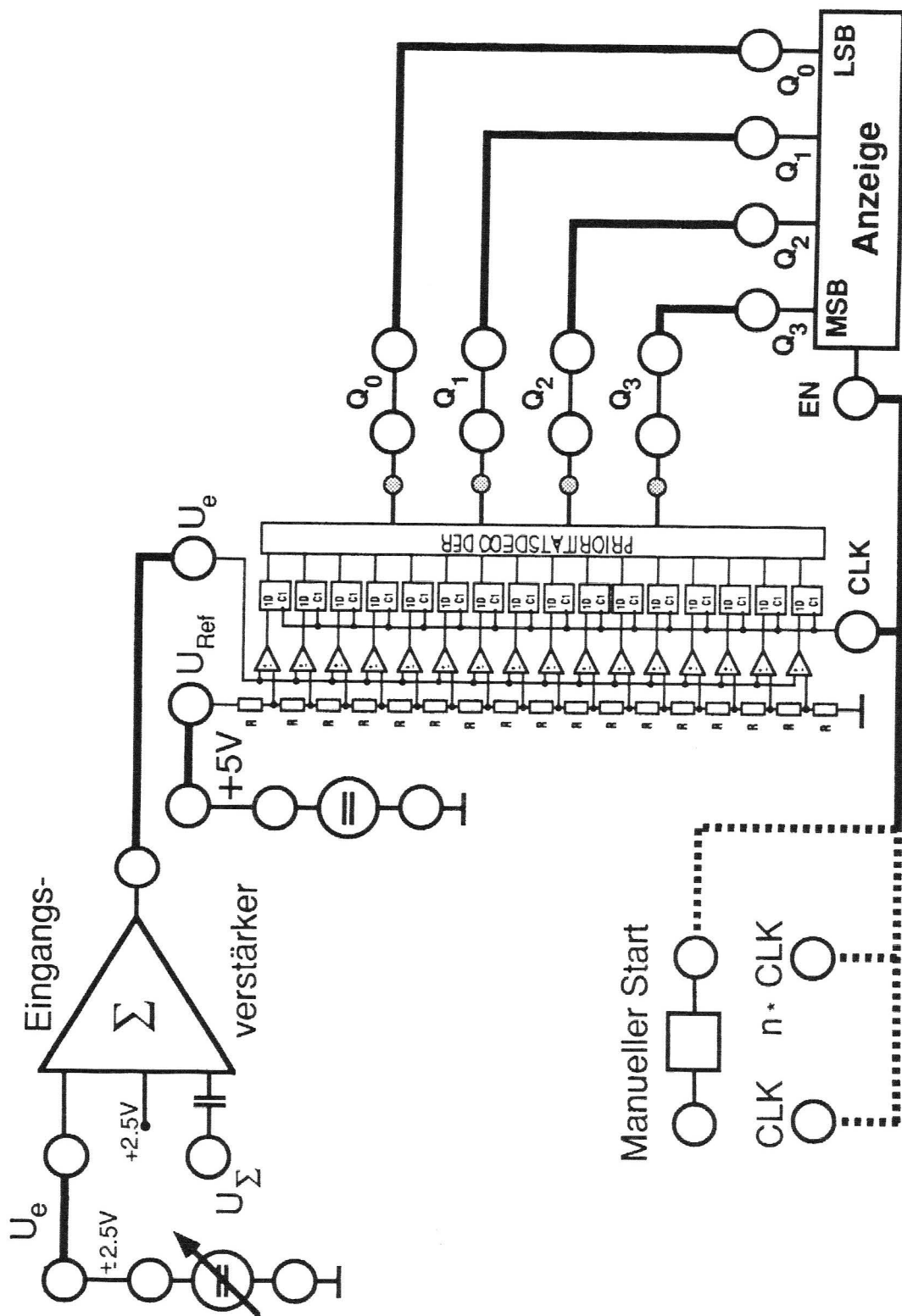


Abbildung 5.17: Schaltbild des parallelen A/D-Umsetzers

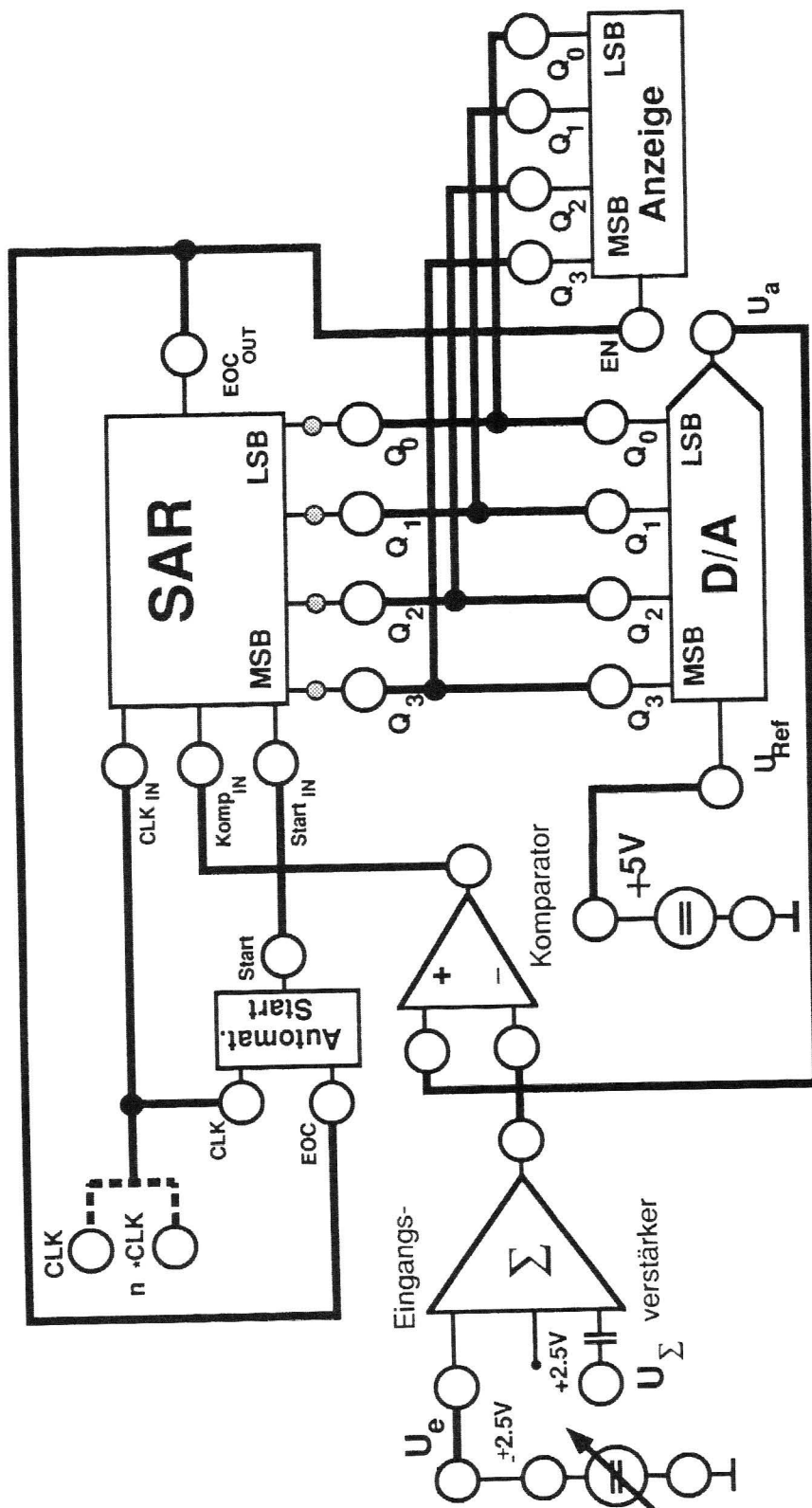


Abbildung 5.18: Schaltbild des A/D-Umsetzers nach dem Prinzip der sukzessiven Approximation (Wägeverfahren)

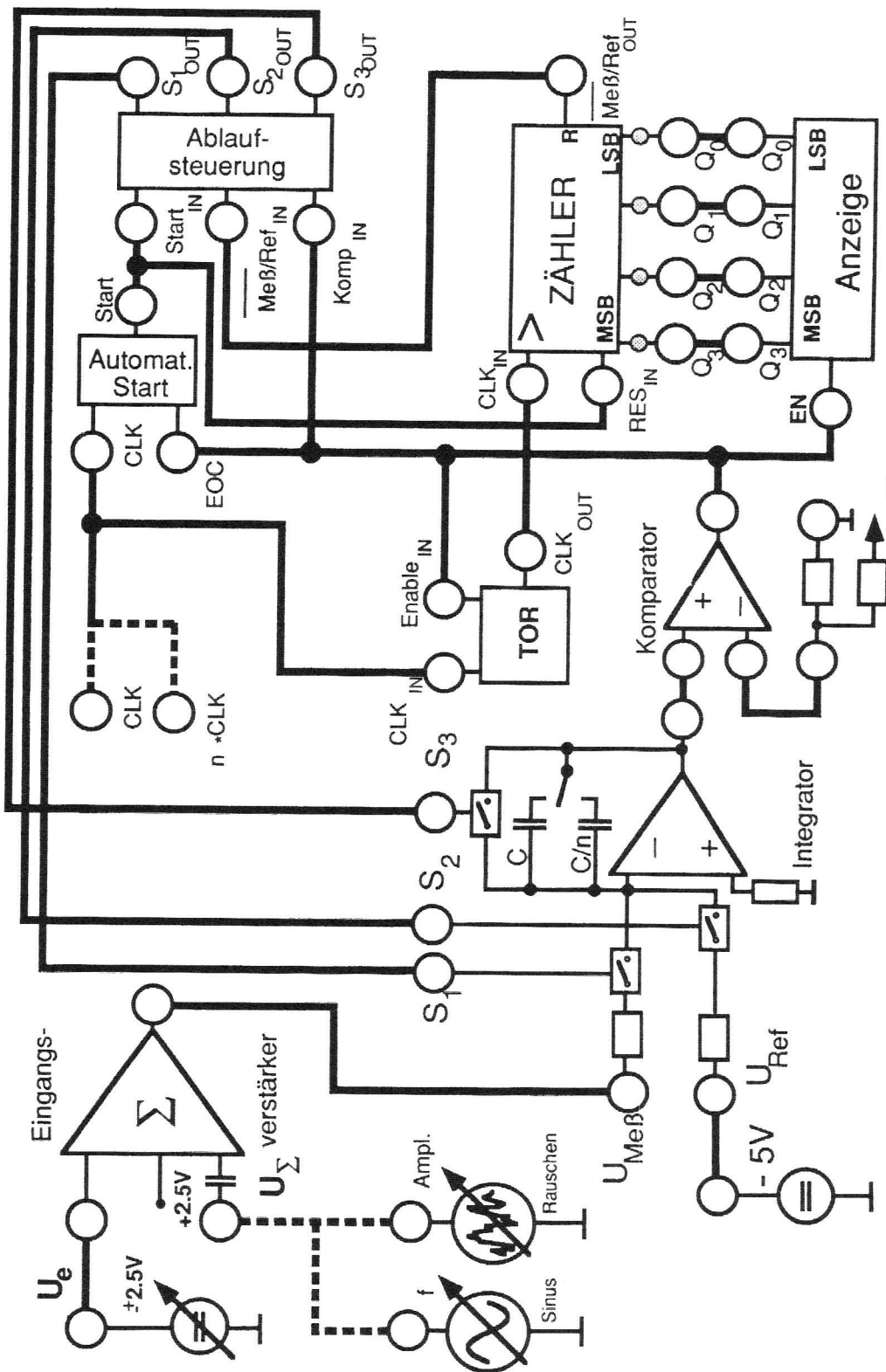


Abbildung 5.19: Schaltbild des Zweirampenumsetzers

Teil II - Frequenzmessung

5.6 Allgemeines zur Frequenzmessung

Definition: Die Frequenz ist die Zahl der Schwingungen pro Zeiteinheit. Ein Messgerät zur Messung der Frequenz muss also gemäß dieser physikalischen Definition die Anzahl der Schwingungen bestimmen, die pro Zeiteinheit auftreten.

Frequenzen und Zeiten lassen sich in Abhängigkeit von der Messzeit mit sehr hoher Genauigkeit messen und können mit geringem Aufwand (z.B. Impulzzählung) leicht als Zahl dargestellt oder digital weiterverarbeitet werden. Frequenz- und Zeitsignale werden auch deshalb besonders gerne eingesetzt, weil sich die Vorteile der digitalen und analogen Signalverarbeitung kombinieren lassen. Die Vorteile von Frequenzsignalen lassen sich wie folgt zusammenfassen:

- Geringere Störanfälligkeit als Analogsignale
- Einfache galvanische Entkopplung von Messumformer und Messgerät
- Problemlose Verstärkung ohne Genauigkeitsverlust
- Einfache Weiterverarbeitung

5.6.1 Prinzipien zur Frequenzmessung

Prinzipiell stehen für die Frequenzmessung folgende Methoden zur Verfügung:

- Rückführung auf eine Zeitmessung (Messung einer oder mehrerer Periodendauern)
- Vergleich mit einer Normalfrequenz (Zählung der Impulse während einer vorgegebenen Zeit)
- Resonanzabhängigkeit mechanischer oder elektrischer Systeme (z.B. Zungenfrequenzmesser)
- Rückführung auf analoge Signale

Zeitmessung und Frequenzmessung sind einander sehr ähnlich. Es wird jeweils die Impulsfolge einer Frequenz f während eines Zeitintervalls T einem Zähler zugeführt und führt dort zum Zählerstand N :

$$N = f T \tag{5.13}$$

Aus Gleichung 5.13 kann aufgrund des Zählerstandes und einer Referenzzeit eine unbekanntere Frequenz f ermittelt werden oder mit einer Referenzfrequenz die gesuchte Zeit T . Dieses Verfahren lässt sich auch zur einfachen Bestimmung einer mittleren Zeitdauer bzw. mittleren Frequenz bei stochastischen Ereignissen heranziehen.

5.7 Periodendauer- und Frequenzmessung

5.7.1 Periodendauermessung

Das Prinzip der Periodendauermessung ist es, während einer unbekannt zu messenden Torzeit T_X (entspricht der Periodendauer) die Zahl der ankommenden Impulse N einer bekannten Referenzfrequenz f_N zu zählen (Abbildung 5.20). Daher errechnet sich die gesuchte Periodendauer T_X nach Gl. 5.13 zu:

$$T_X = \frac{1}{f_X} = \frac{N}{f_N} \quad (5.14)$$

Die Ablaufsteuerung bewirkt, dass der Zähler während der Torzeit T_X die Impulse der Referenzfrequenz f_N aufsummiert und anschließend gesperrt wird. Nach dem Auslesen des Zählerstandes wird durch ein Resetsignal der Zähler rückgesetzt und die Ablaufsteuerung gibt den Eingang wieder frei.

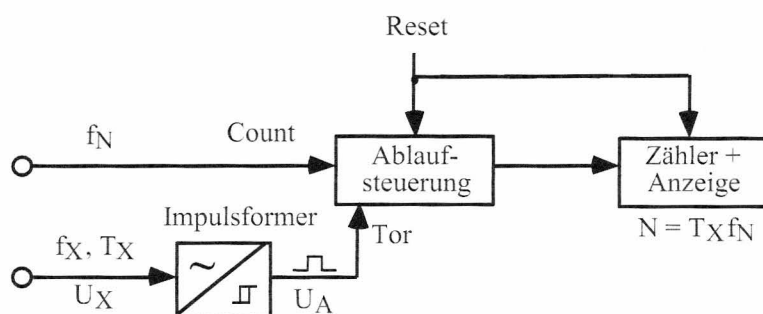


Abbildung 5.20: Blockschaltbild der Periodendauermessung.

Um ein sicheres Arbeiten der Ablaufsteuerung zu gewährleisten und den Einfluss unterschiedlicher Kurvenformen auszuschließen, wird das unbekannte Signal, dessen Periodendauer bestimmt werden soll, durch einen Schmitt-Trigger in ein Rechtecksignal umgewandelt. Dieser Schmitt-Trigger erzeugt aus der Eingangsspannung U_X ein Rechteck-Signal U_A (siehe Abbildung 5.21), das über den Eingang "Tor" in die Ablaufsteuerung geführt wird. Durch ein T-Flip-Flop in der Ablaufsteuerung wird die Frequenz der Spannung U_A halbiert und damit eine Torzeit gewonnen, deren Länge der zu bestimmenden Periodendauer T_X entspricht. Danach wird der Zähler durch die Ablaufsteuerung bis zum nächsten Resetsignal gesperrt (internes Signal U_{Tor}). Das Resetsignal U_{Reset} bereitet die Ablaufsteuerung und den Zähler auf eine neuerliche Messung vor.

Eine Erweiterung der Periodendauermessung ist in Abbildung 5.22 dargestellt. Bei diesem Verfahren wird über mehrere Perioden gemittelt, indem die Frequenz f_X durch einen Frequenzteiler um den Faktor m verkleinert wird.

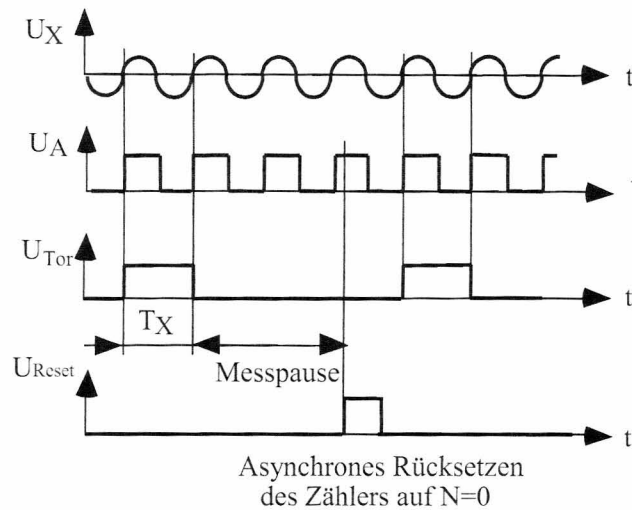


Abbildung 5.21: Spannungsverläufe bei der Periodendauermessung

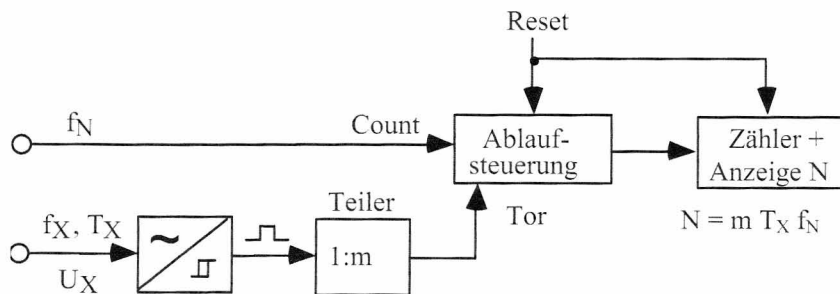


Abbildung 5.22: Blockschaltbild der Mehrfachperiodendauermessung

Zur Berechnung der Periodendauer T_X muss zusätzlich zur Referenzfrequenz und dem Zählerstand noch der verwendeter Teilerfaktor m berücksichtigt werden:

$$T_X = \frac{N}{m f_N} \quad (5.15)$$

5.7.2 Frequenzmessung

Nach dem selben Prinzip wie die Periodendauermessung kann auch die Frequenzmessung erfolgen, wobei aber das Torsignal aus einer Normalfrequenz gewonnen wird und die zu unbekannte Frequenz f_X dem Zähler zugeführt wird. Ein beliebig geformtes Referenz-Eingangssignal U_X wird durch einen Schmitt-Trigger in ein Rechtecksignal umgeformt. Dieses Rechtecksignal wird über ein Tor, welches sich in der Ablaufsteuerung befindet, direkt an den Zähler geführt (vergleiche Abbildung 5.23). Während das Tor für die vorgewählte Zeit T_T geöffnet wird, erfolgt durch

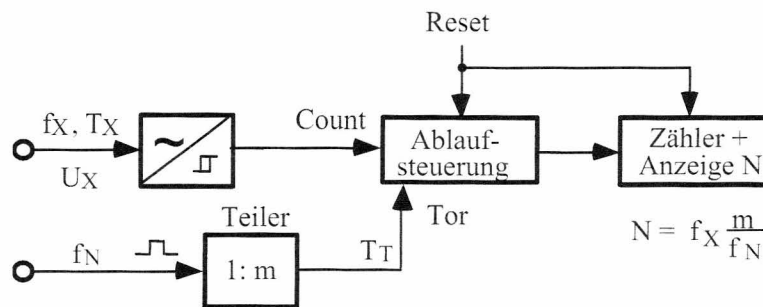


Abbildung 5.23: Blockschaltbild der Frequenzmessung

Impulzzählung die Messung der Frequenz f_X . Die Messzeit T_T wird durch eine Vergleichsfrequenz f_N und einen Teiler ($1 : m$) bestimmt. Der angezeigte Wert der gezählten Impulse entspricht der zu messenden Frequenz in Abhängigkeit der Torzeit. Die Torzeit errechnet sich zu:

$$T_T = \frac{m}{f_N} \quad (5.16)$$

Daraus folgt für die zu messende Frequenz

$$f_X = \frac{N}{m} f_N \quad (5.17)$$

5.7.3 Fehler

Nachdem die Periodendauermessung und die Frequenzmessung sehr ähnlich sind, sind auch die Fehlerquellen praktisch die gleichen. Prinzipiell können folgende Fehler auftreten:

- Ungenauigkeiten der Referenzquelle (f_N, T_N)
- Unsicherheit des letzten Digit beim Zählwerk
- Störsignale

Die Referenzfrequenz (f_N) bzw. die Referenzzeitdauer (T_N) gehen direkt in das Messergebnis ein. Daher sind Ungenauigkeiten bei diesen Größen möglichst zu vermeiden.

Durch die fehlende Synchronisation von Zählengang und Tor der Ablaufsteuerung treten in der letzten Stelle Unsicherheiten von ± 1 Digit auf. Diese Unsicherheit wirkt sich bei der Berechnung des relativen Fehlers umso weniger aus, je größer die Anzahl der gezählten Impulse ist. Die Torzeit sollte demnach so gewählt werden, dass die Stellenkapazität des Zählers möglichst ausgenutzt wird. Ein Überlauf des Zählers verursacht allerdings eine ungültige Messung.

Beispiel: Für einen 4-stelligen Zähler bedeutet die Anzeige 0010 ± 1 Digit: Das Ergebnis liegt zwischen 0011 und 0009, der sich daraus ergebende relative Fehler beträgt $\pm 10\%$. Bei einer um den Faktor 100 größeren Torzeit (Teiler 1 : 100) ergibt sich eine Anzeige von 1000 ± 1 Digit, was einen relativen Fehler von $\pm 0.1\%$ bedeutet.

Der Einfluss von Störsignalen kann durch die Hysterese eines Schmitt-Triggers am Eingang weitgehend ausgeschaltet werden.

5.8 f/U-Umsetzer und U/f-Umsetzer

5.8.1 f/U-Umsetzer

Um ein Frequenzsignal analog messen zu können oder ein in ein Frequenzsignal umgeformtes Analogsignal wiederherzustellen, besteht die Möglichkeit, das Frequenzsignal in ein Spannungssignal oder ein Stromsignal umzusetzen. Prinzipiell stehen dazu folgende Möglichkeiten zur Verfügung:

- Umsetzung eines Zählerstandes (D/A-Umsetzer)
- Direkte Umsetzung eines Frequenzsignals in ein Spannungssignal

Einen einfachen Aufbau eines direkten Frequenz-Spannungsumsetzers zeigt Abbildung 5.24. Bei diesem Verfahren wird das Eingangssignal mittels eines Monoflops in eine Folge von Rechteckimpulsen gleicher Höhe U_0 und gleicher Breite T_0 (mit der Frequenz des ursprünglichen Signals) umgesetzt und diese Impulsfolge gemittelt. Dadurch erhält man am Ausgang des Umsetzers eine Spannung U_1 , deren Mittelwert proportional der unbekanntenen Frequenz f_X ist. Es gilt:

$$\bar{U}_1 = U_0 T_0 f_X \quad (5.18)$$

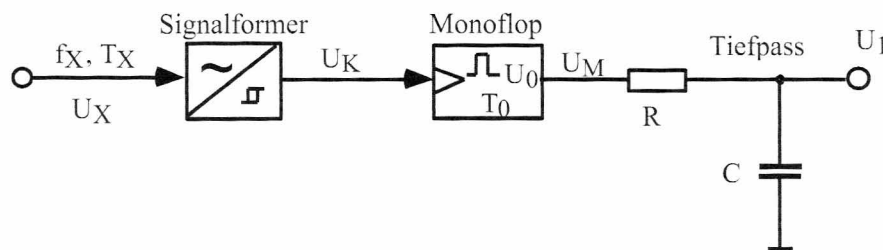


Abbildung 5.24: Blockschaltbild eines f/U-Umsetzers.

Der Signalformer (Blockschaltbild Abbildung 5.25) hat die Aufgabe, das Eingangssignal in ein definiertes Rechtecksignal umzuwandeln. Es entsteht ein wertdiskretes Signal, das nur die Zustände "High" oder "Low" annehmen kann, welche von den nachfolgenden digitalen Bauteilen

weiterverarbeitet werden können. Das Signal wird über einen Hochpass vom Gleichspannungsanteil befreit, mit einem Tiefpass werden hochfrequente Störungen gedämpft und durch einen Schmitt-Trigger mit kleiner Hysterese wird der Nulldurchgang detektiert.

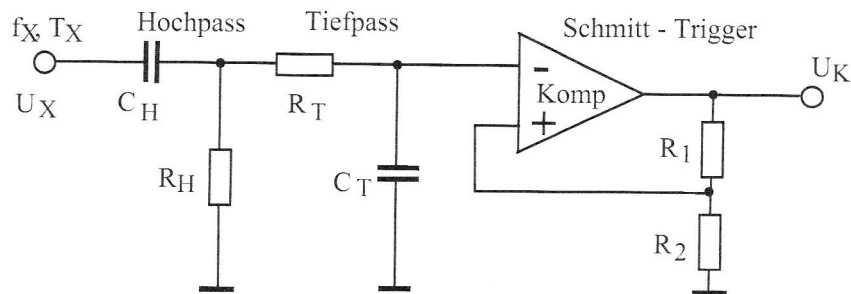


Abbildung 5.25: Signalformer zur Filterung und Anpassung der Pegel der Eingangssignale an den Digitalteil des U/f-Umsetzers

Das Monoflop (monostabile Kippstufe, Univibrator) wird benötigt um einen Rechteckimpuls bestimmter Höhe U_0 und Länge T_0 zu erzeugen. Das Monoflop hat nur einen stabilen Zustand ($U_A = 0\text{ V}$). Angeregt durch ein Eingangssignal (Trigger) geht es in den astabilen Zustand über und nach einer definierten Zeit T_0 fällt es in den stabilen Zustand zurück. Erreicht wird diese definierte Zeitspanne meist durch das Aufladen eines Kondensators über einen Widerstand.

Wichtig ist dabei, dass das Monoflop flankengetriggert ist, um bei einem niederfrequenten Eingangssignal nur einmal pro Periode den Zustand High zu erreichen. Können hochfrequente Störungen nicht ausgeschlossen werden, empfiehlt es sich, ein nicht nachtriggerbares Monoflop zu verwenden. Aus dem definierten Spannungswert U_0 und der bekannten Zeitdauer T_0 braucht nur noch der Mittelwert der Spannungs-Zeitfläche ermittelt werden. Der einfachste Weg dazu ist ein Tiefpass. Dieser kann sowohl elektronisch (z.B. RC-Glied) oder mechanisch (z.B. Trägheit eines Messwerkes) realisiert werden. Eine kleine Zeitkonstante des Tiefpasses bedingt eine kleine Einstellzeit aber gleichzeitig eine große Welligkeit der Ausgangsspannung (ΔU_1 in Abbildung 5.26). Umgekehrt erzeugt eine große Zeitkonstante eine geringere Welligkeit, aber das Ausgangssignal benötigt nach einer Signaländerung länger, um sich auf den neuen Zustand einzustellen. Die höchste Eingangsfrequenz f_{\max} des f/U-Umsetzers ist durch die Länge der Rechteckimpulse T_0 am Ausgang des Monoflops bestimmt.

$$f_{\max} = \frac{1}{T_0} \quad (5.19)$$

Daraus folgt, dass bei kurzen Impulsdauern T_0 höhere Frequenzen abgebildet werden können. Das hat aber den Nachteil, dass bei niedrigeren Frequenzen gemäß Gleichung 5.18 der Pegel der gemittelten Spannung sinkt.

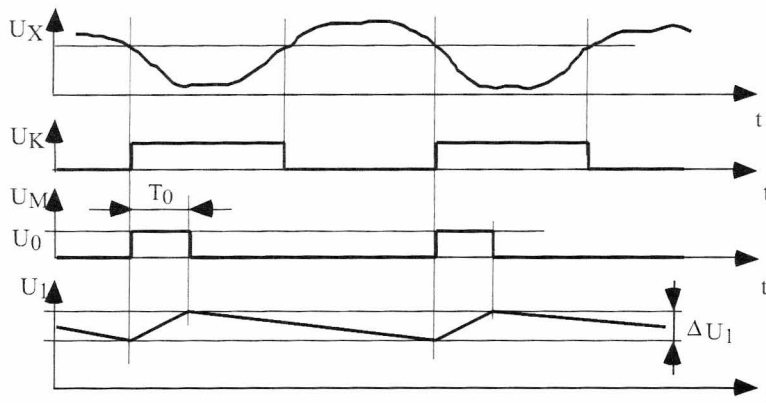


Abbildung 5.26: Spannungsverläufe beim f/U-Umsetzer

Fehler beim f/U-Umsetzer

Die Fehlerquellen sind im wesentlichen im Monoflop zu suchen. Nach Gleichung 5.18 sind sowohl die Spannung als auch die Zeitdauer des Monoflops im Ergebnis enthalten. Fehler in der Ausgangsspannung treten auf, wenn die Ausgangsspannung des Monoflops im High-Zustand nicht den Referenzwert U_0 erreicht, bzw. wenn die Ausgangsspannung im Low-Zustand nicht 0 V ist. Fehler in der Zeitkonstante T_0 des Monoflops wirken sich ebenfalls direkt auf das Umsetzergebnis aus.

5.8.2 U/f-Umsetzer

Auf Grund der einfachen messtechnischen Erfassung und Verarbeitung von Frequenzsignalen, kann es oft von Vorteil sein, eine analoge Größe (z.B. Spannung) in eine Frequenz umzuformen.

Einfacher U/f-Umsetzer

Ähnlich dem f/U-Umsetzer kann auch ein U/f-Umsetzer aufgebaut werden (Abbildung 5.27). Dabei wird die an einem Tiefpass gemittelte Spannung U_{TP} mit einer unbekanntem Eingangsspannung U_X verglichen. Der Ausgang des Komparators U_K geht in den High-Zustand über, sobald die Eingangsspannung U_X größer als die gemittelte Spannung U_{TP} wird (siehe Abbildung 5.28). Der Komparator triggert ein pegelsensitives Monoflop, welches Rechteckpulse konstanter Höhe U_0 und Länge T_0 solange ausgibt, bis die gemittelte Spannung U_{TP} den Eingangsspannungspegel übersteigt und der Komparatorausgang zurückkippt. Gelangen keine Impulse an den Tiefpass, so sinkt die Spannung wieder bis unter den Eingangsspannungspegel ab (der Tiefpass wird über R entladen), der Komparatorausgang geht wieder in den High-Zustand und das Monoflop beginnt wieder, den Kondensator im Tiefpass aufzuladen. Die Folge der Rechteckimpulse entspricht der gesuchten Frequenz:

$$\overline{U_X} = U_0 T_0 f_1 \quad (5.20)$$

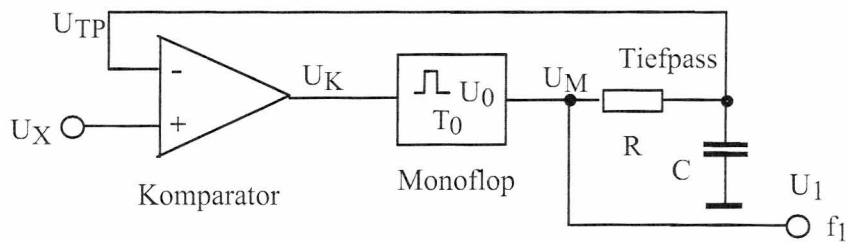


Abbildung 5.27: Blockschaltbild eines einfachen U/f-Umsetzers

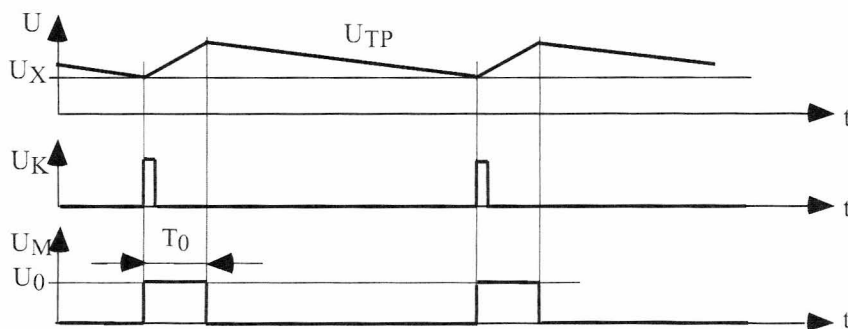


Abbildung 5.28: Spannungsverläufe beim einfachen U/f-Umsetzer

Im eingeschwungenen Zustand liegt auch am Komparatorausgang die gesuchte Frequenz an, d.h., das Monoflop wird genau so oft getriggert, dass der Pegel am Ausgang des Tiefpasses (U_{TP}) immer in Höhe des Eingangspegels U_X bleibt. Steigt die Eingangsspannung jedoch sprunghaft an, so sind mehrere aufeinanderfolgende Impulse nötig, um den Mittelwert über den Eingangsspannungspegel zu heben. Deshalb muss hier ein pegelsensitives Monoflop eingesetzt werden (im Gegensatz zur f/U -Umsetzung, wo ein flankengetriggertes Monoflop erforderlich ist), welches nicht auf eine Flanke triggert, sondern Rechteckimpulse ausgibt, solange ein High-Pegel am Eingang anliegt (vergleiche Abbildung 5.29). Je kleiner die Impulsdauer T_0 des Monoflops gewählt wird, umso größer wird die Anzahl der Impulse und somit die Frequenz. Mit der Zeitkonstante des RC-Tiefpasses kann wiederum eingestellt werden, wie schnell der U/f-Umsetzer einer Eingangsspannungsänderung folgt.

Fehler beim einfachen U/f-Umsetzer

Ist der Komparator mit einer Offsetspannung behaftet, so tritt diese als scheinbare Verschiebung der Eingangsspannung in Erscheinung. Außerdem sind die Genauigkeit der Referenzzeit des Monoflops und die Spannungspegel während der High- und Low-Phase für das Ausgangssignal wertbestimmend.

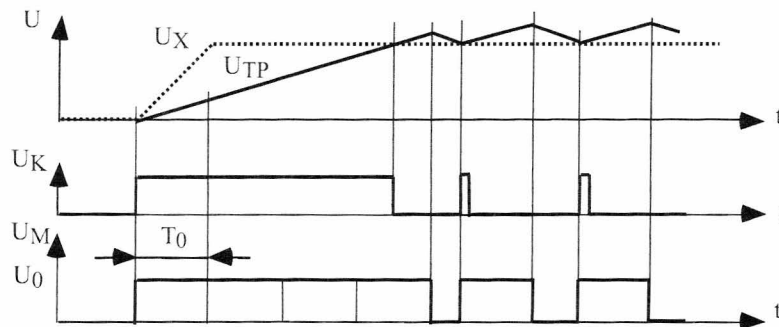


Abbildung 5.29: Spannungsverlauf bei einem Eingangsspannungssprung

U/f-Sägezahnumsetzer

Eine andere Möglichkeit, eine U/f-Umsetzung zu realisieren, ist der Sägezahnumsetzer (siehe Abbildung 5.30). Bei diesem Umsetzer sorgt ebenfalls ein Monoflop für definierte Spannungsimpulse, es wird aber bei diesem Verfahren das Integral der Eingangsspannung mit einer Referenzspannung verglichen. Sinkt die Spannung

$$u_A(t) = -\frac{1}{RC} \int_{\tau=0}^t u_x(\tau) d\tau \quad (5.21)$$

unter den Wert der Referenzspannung U_{Ref} ab, so wechselt der Ausgang des Komparators vom Low- in den High-Zustand. Diese Flanke triggert das Monoflop, welches den Kondensator über einen Analogschalter für die Zeit T_0 zur Entladung kurzschließt. Danach beginnt die Integration erneut. Je größer die Eingangsspannung U_X ist, umso schneller erfolgt das Absinken der Spannung U_A im Integrator und umso größer ist die Frequenz am Ausgang des U/f-Umsetzers.

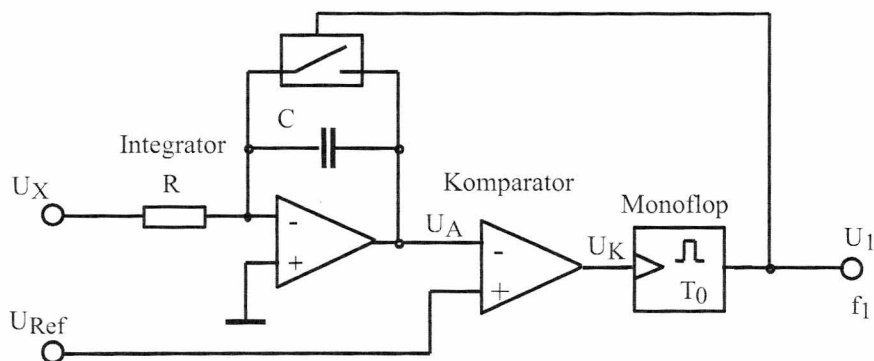


Abbildung 5.30: Blockschaltbild des U/f-Sägezahnumsetzers

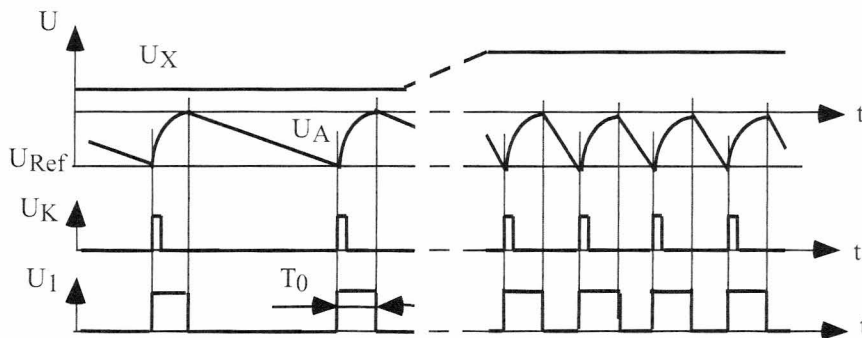


Abbildung 5.31: Spannungsverläufe beim U/f-Sägezahn-Umsetzer

Fehler beim Sägezahn-Umsetzer

Neben der Spannungsverschiebung durch die Offsetspannungen am Integrator und am Komparator tritt eine Veränderung des Ladestromes des Kondensators durch den Biasstrom des Integrator-Operationsverstärkers auf. Die Referenzzeit des Monoflops, die Zeitkonstante des Integrators und die Größe der Referenzspannung gehen direkt in das Umsetzerergebnis ein. Nachteilig erweist sich bei diesem Verfahren auch, dass während der Zeit T_0 , in der das Monoflop gesetzt ist, die Eingangsspannung U_X keine Wirkung auf die Integrator-Ausgangsspannung U_A hat, und somit eine nichtlineare Umsetzerkennlinie entsteht.

U/f-Umsetzer nach dem Ladungsbilanzverfahren

Beim U/f-Umsetzer nach dem Ladungsbilanzverfahren (Abbildung 5.32) können einige Nachteile des Sägezahn-Umsetzers vermieden werden, weil auch während der Entladung des Kondensators mit einer Konstantstromquelle die Eingangsspannung U_X die Integrator-Ausgangsspannung U_A beeinflusst.

Fehler beim Ladungsbilanzverfahren Sowohl die nichtlineare Kennlinie wie auch der Einfluss des Kondensators auf das Umsetzerergebnis werden im Gegensatz zum Sägezahn-Umsetzer bei diesem Verfahren vermieden. Der Umsetzer nach dem Ladungsbilanzverfahren hat als wertbestimmende Vergleichsgröße den Referenzstrom I_0 , der zusammen mit dem Eingangsstrom ($I_X = U_X/R$) für das Abintegrieren des Kondensators zuständig ist. Die Referenzspannung bestimmt lediglich den Arbeitspunkt und soll daher frei von Schwankungen sein. Die eben besprochenen Verfahren zur Spannungs/Frequenz- bzw. Frequenz/Spannungs-Umsetzung lassen sich unter Berücksichtigung des Ohmschen Gesetzes genauso gut als Umsetzer für Ströme ($I \Leftrightarrow f$) verwenden.

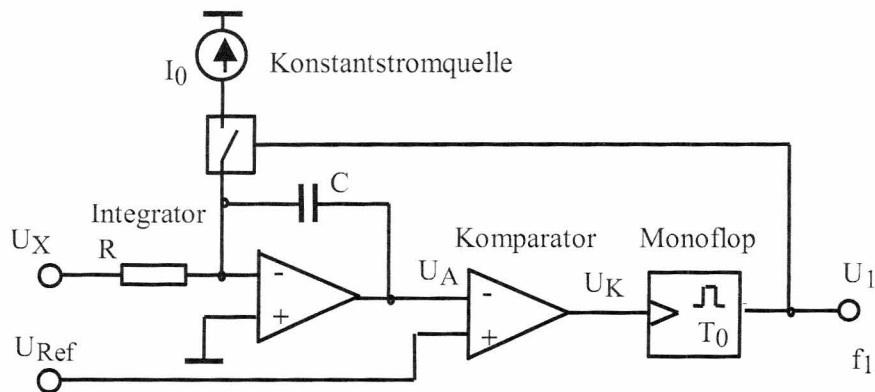


Abbildung 5.32: Blockschaltbild des U/f-Umsetzers nach dem Ladungsbilanzverfahren

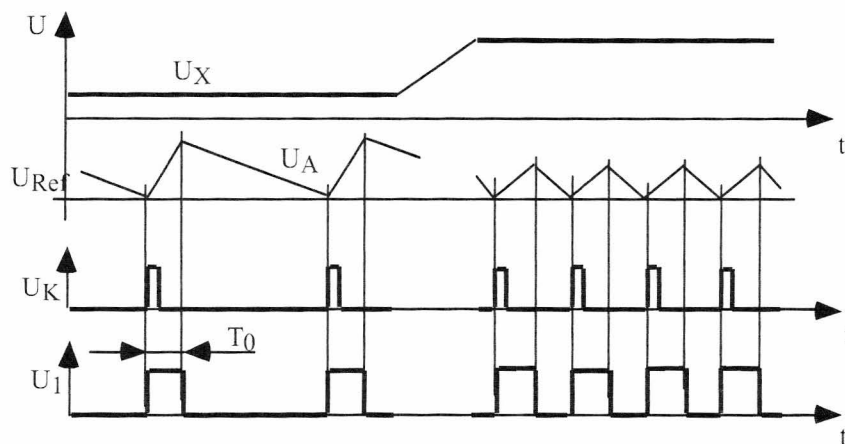


Abbildung 5.33: Spannungsverläufe beim Ladungsbilanzverfahren

5.9 Arbeiten im Labor

5.9.1 Beschreibung des Messaufbaus

Sämtliche bei dieser Übung verwendeten Komponenten sind in einem Übungsgerät eingebaut. Für die Frequenz- und Periodendauermessung stehen zwei Frequenzgeneratoren, zwei Schmitt-Trigger, eine Ablaufsteuerung (kombiniert mit Zähler, Anzeige und Reset-Taster) sowie sechs Teiler zur Verfügung. Die Frequenzen der beiden Frequenzgeneratoren sind einstellbar, eine von ihnen stufenlos, die zweite in dekadischen Stufen zwischen 1 kHz und 100 kHz.

Die Ablaufsteuerung samt Zähler und Anzeige hat neben den Eingängen *Tor*, *Count* und *Reset* (mittels Taster zu betätigen) noch eine Anzeige-LED für Zählerüberläufe. Leuchtet diese LED auf, so ist die Messung ungültig und mit einem anderen Teilverhältnis oder einer anderen

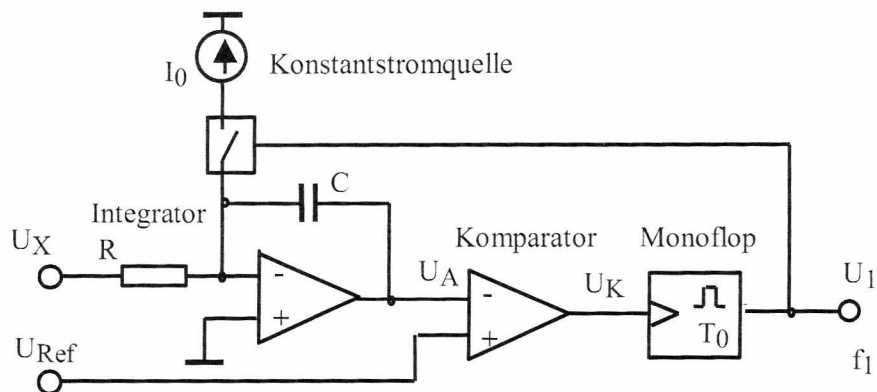


Abbildung 5.32: Blockschaltbild des U/f-Umsetzers nach dem Ladungsbilanzverfahren

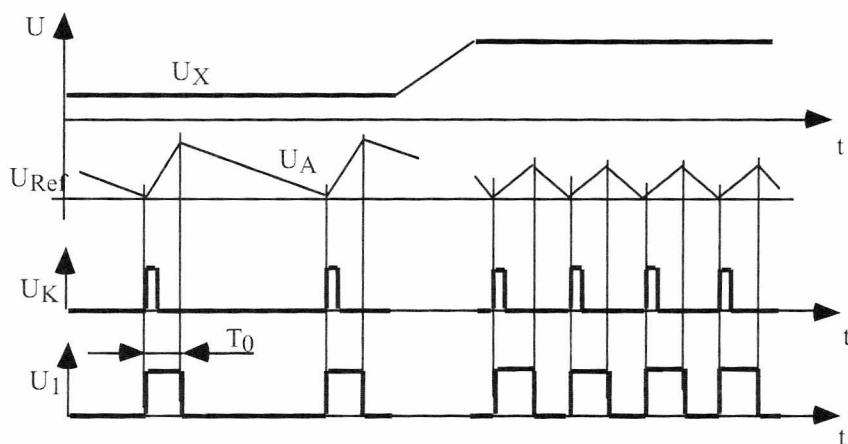


Abbildung 5.33: Spannungsverläufe beim Ladungsbilanzverfahren

5.9 Arbeiten im Labor

5.9.1 Beschreibung des Messaufbaus

Sämtliche bei dieser Übung verwendeten Komponenten sind in einem Übungsgerät eingebaut. Für die Frequenz- und Periodendauermessung stehen zwei Frequenzgeneratoren, zwei Schmitt-Trigger, eine Ablaufsteuerung (kombiniert mit Zähler, Anzeige und Reset-Taster) sowie sechs Teiler zur Verfügung. Die Frequenzen der beiden Frequenzgeneratoren sind einstellbar, eine von ihnen stufenlos, die zweite in dekadischen Stufen zwischen 1 kHz und 100 kHz.

Die Ablaufsteuerung samt Zähler und Anzeige hat neben den Eingängen *Tor*, *Count* und *Reset* (mittels Taster zu betätigen) noch eine Anzeige-LED für Zählerüberläufe. Leuchtet diese LED auf, so ist die Messung ungültig und mit einem anderen Teilerverhältnis oder einer anderen

Referenzfrequenz zu wiederholen. Die sechs Teiler (je zwei im Verhältnis 1:2, 1:3 und 1:5) sind beliebig hintereinanderschaltbar, sodass verschiedene Teilverhältnisse zwischen 1:2 und 1:900 realisiert werden können.

Für den zweiten Teil der Übung (f/U- und U/f-Umsetzer) stehen zusätzlich ein Signalformer, zwei Monoflops, ein Komparator und zwei Tiefpässe zur Verfügung. Beim pegelsensitiven Monoflop (Monoflop 2) ist die Zeitkonstante T_0 fix vorgegeben, beim flankengetriggerten Monoflop (Monoflop 1) ist sie stufenlos einstellbar. Bei den beiden Tiefpässen sind die Werte des Widerstandes und des Kondensators und somit die Eckfrequenz in Stufen variierbar. Mit dieser Anordnung lassen sich der f/U-Umsetzer (Abbildung 5.24) sowie der einfache U/f-Umsetzer (Abbildung 5.27) realisieren. Für den Aufbau des Sägezahnumsetzers wird zusätzlich zu den im Übungsgerät Frequenzmessung eingebauten Logikblöcken noch der Integrator des Übungsgerätes benötigt.

Der letzte Teil der Übung (optische Übertragung eines spannungsabhängigen Frequenzsignals) kann ebenfalls am Übungsgerät durchgeführt werden. Die dafür nötige Übertragungsstrecke ist mit einer Leuchtdiode und einer im Wellenlängenbereich der Leuchtdiode sensitiven Fotodiode aufgebaut.

5.9.2 Aufgabenstellung

Vorbereitende Messungen

Die Frequenzen des als Referenzquelle dienenden, in Stufen umschaltbaren Frequenzgenerators werden zu Beginn der Übung ermittelt. Dazu wird ein Digitalmultimeter vom Typ Fluke 87 oder Fluke 79 verwendet. Die Frequenzen des Generators für alle drei wählbaren Stufen sind im Protokoll zu vermerken und dienen im folgenden als Frequenznormale.

Periodendauermessung und Frequenzmessung

- Aufbau der Periodendauermessung nach Abbildung 5.22.
- Messung Sie eine beliebigen Periodendauer. Die Referenzfrequenz und der Teilungsfaktor sind so zu wählen, dass die zu messende Periodendauer eine möglichst hohe Zähleranzeige erreicht. (max. Teilungsverhältnis ist 900) Kontrollieren Sie die Werte der Referenzfrequenz und der beliebigen Periodendauer mit einem digitalen Meßgerät.
- Jeder Gruppenteilnehmer soll mit veränderten Teilungsverhältnissen jeweils einen Zählerstand aufnehmen. Die Messperiode und Referenzfrequenz soll dabei unverändert bleiben. Berechnen Sie den Quantisierungsfehlers (in s) sowie den relativen Fehlers (in %) für die 3 aufgenommenen Teilverhältnisse (Hinweis: Berechnung aus Fehlerfortpflanzung).
- Bauen Sie die Schaltung für eine Frequenzmessung um (Abb. 5.23).
- Messen Sie eine beliebige Frequenz. Die Referenzfrequenz und die Messfrequenz sind wieder so zu wählen, dass eine möglichst hohe Zähleranzeige erscheint. Beide Frequenzwerte sind ebenfalls mit einem digitalen Meßgerät zur Kontrolle zu bestimmen.

- Jeder Gruppenteilnehmer soll wieder eine Messung bei verändertem Teilverhältnis bei unveränderter zu messender Frequenzen aufnehmen. Berechnung Sie wiederum des Quantisierungsfehlers (in Hz) und des relativen Fehlers (in %) für die aufgenommenen Teilverhältnisse.

Aufbau eines f/U-Umsetzers

- Bauen Sie den f/U-Umsetzers nach Abbildung 5.24 auf.
- Stellen sie unterschiedliche Tiefpassparameter ein und finden Sie ein Optimum (Minimierung der Fehler im umsetzbaren Frequenzbereich).
- Nehmen Sie die f/U-Kennlinie bei zwei verschiedenen Werten von T_0 . Die beiden Kennlinien sind im Protokoll in einem gemeinsamen Diagramm darzustellen.

Einfacher U/f-Umsetzer

- Aufbau des einfachen U/f-Umsetzers nach Abbildung 5.27.
- Einstellen der Tiefpassparameter für den Eingangsspannungsbereich 0 bis 5 V. Die Ausgangsfrequenz soll am Oszilloskop betrachtet werden und die Tiefpassparameter variiert werden, um eine optimale Frequenzstabilität für konstante Eingangsspannungen zu erhalten.
- Aufnahme der U/f-Kennlinie.

Optische Übertragungsstrecke

- Bauen Sie eine optischen Übertragungsstrecke auf. Verwenden Sie dazu einen U/f-Umsetzer, die optische Übertragungsstrecke und einem f/U-Umsetzer.
- Nehmen Sie die Übertragungskennlinie $U_{\text{aus}} = f(U_{\text{ein}})$ der Übertragungsstrecke auf und vergleichen Sie diese mit der berechneten Übertragungsfunktion $U_a = f(U_e)$.